

具有极性自适应功能的 RS-485 收发器

产品概述

BL3085N是一款5V供电、半双工、自适应总线极性的RS-485收发器，芯片内部包含一路驱动器和一路接收器。BL3085N集成总线极性校正电路，极性判别时间为80ms，在由RS-485通讯芯片构成的通讯系统中，能够自动适应总线端口的极性。

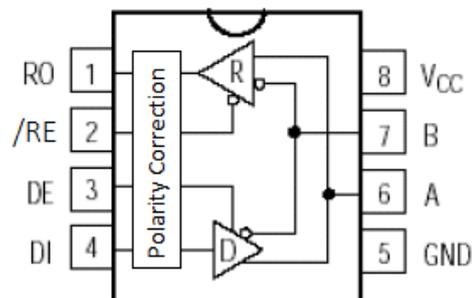
BL3085N使用限摆率驱动器，能显著减小EMI和由于不恰当的终端匹配电缆所引起的反射，实现高达500kbps的无差错数据传输。BL3085N内置失效保护电路，保证接收器输入端在开路或短路时，接收器的输出端处于逻辑高电平状态。

BL3085N接收器输入阻抗为1/8单位负载，允许多达256个收发器挂接在总线上，实现半双工通信。BL3085N I/O引脚具有±15kV IEC 61000-4-2接触放电保护能力。

产品特性

- +5V工作电压
- 自适应总线极性
- 极性判别时间80ms
- 内置失效保护电路
- 高达500kbps的传输速率
- 总线允许挂接多达256个收发器
- I/O引脚ESD保护：±15kV IEC 61000-4-2，接触放电
- SOP8封装

方框图



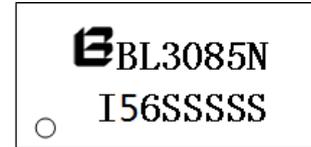
应用领域

- 智能电表
- 采集终端
- 工业控制
- 安防监控

注：芯片版本“I56”由芯片丝印第二排的前三位确定

订货信息

型号	封装	丝印
BL3085N(I56)	SOP8	BL3085N I56SSSSS

丝印信息


其中：“I56”为芯片版本号
 “SSSSS”代表卡号的第4至8位

管脚定义

序号	名称	功 能
1	RO	接收器输出
2	/RE	接收器输出使能。当/RE 为低电平时 RO 输出有效；当/RE 为高电平时 RO 为高阻态
3	DE	驱动器输出使能。DE 为高电平时驱动器输出有效，DE 为低电平时输出为高阻态
4	DI	驱动器输入
5	GND	接地
6	A	默认状态下接收器同相输入和驱动器同相输出
7	B	默认状态下接收器反相输入和驱动器反相输出
8	V _{CC}	电源

驱动器真值表

输入			输出	
/RE	DE	DI	A	B
正接状态				
X	1	1	1	0
X	1	0	0	1
0	0	X	High-Z	High-Z
1	0	X	Shutdown (High-Z)	
反接状态				
X	1	1	0	1
X	1	0	1	0

0	0	X	High-Z	High-Z
1	0	X	Shutdown (High-Z)	

接收器真值表

输入			输出
/RE	DE	A-B	RO
0	X	>100mV	1
0	X	<-100mV	极性判断时间内为 0 极性判断时间外为 1
0	X	开路/短路	1 (极性判断时间外)
1	1	X	High-Z
1	0	X	Shutdown (High-Z)

极限参数

参数	符号	极限值	单位
工作电压	V_{CC}	+7	V
控制输入电压	/RE, DE	-0.3 到 $V_{CC}+0.3$	V
驱动器输入电压	DI	-0.3 到 $V_{CC}+0.3$	V
驱动器输出电压	A, B	± 13	V
接收器输入电压	A, B	± 13	V
接收器输出电压	RO	-0.3~ $V_{CC}+0.3$	V

温度范围

规定的使用温度	-40~+85℃
极限使用温度	-55~+125℃
存储温度	-65~+150℃

直流电气特性

(VCC=+5V±5%, TA=-40°C~+85°C, 典型值在 VCC=+5V, TA=25°C) (注释 1)

参数	符号	测试条件	最小值	典型值	最大值	单位	
工作电压	V _{CC}		4.5		5.5	V	
驱动器							
差分驱动器输出 (无负载)	V _{OD1}	图 1			V _{CC}	V	
差分驱动器输出	V _{OD2}	图 1, R=27Ω	1.5			V	
差分输出电压的幅度变化 (注释 2)	ΔV _{OD}	图 1, R=27Ω			0.2	V	
驱动器共模输出电压	V _{OC}	图 1, R=27Ω	1.0		3.0	V	
共模电压的幅度变化 (注释 2)	ΔV _{OC}	图 1, R=27Ω			0.2	V	
输入高电压	V _{IH}	DE, DI, /RE	2.0			V	
输入低电压	V _{IL}	DE, DI, /RE			0.8	V	
DI 输入迟滞	V _{HYS}			100		mV	
输入电流 (A, B)	I _{IN4}	DE=GND V _{CC} =GND or 5.25V	V _{IN} =12V		125	μA	
			V _{IN} =-7V	-75			
驱动器短路输出电流	I _{OSD}	A Pin Short to B Pin	-100		100	mA	
接收器							
接收器差分阈值电压	V _{TH}	-7V ≤ V _{CM} ≤ 12V	-100		100	mV	
接收器输入迟滞	ΔV _{TH}			40		mV	
接收器输出高电压	V _{OH}	I _O =-8mA, V _{ID} =200mV	4.0			V	
接收器输出低电压	V _{OL}	I _O =8mA, V _{ID} =-200mV			0.4	V	
接收器三态输出电流	I _{OZR}				±1	μA	
接收器输入阻抗	R _{IN}	-7V ≤ V _{CM} ≤ 12V	96			K Ω	
接收器输出短路电流	I _{OSR}	0V ≤ V _{RO} ≤ V _{CC}	±7		±95	mA	
供电电流							
供电电流	I _{CC}	No load, /RE=DI= GND or V _{CC}	DE=V _{CC}		350	600	μA
			DE=GND		370	600	μA
待机模式供电电流	I _{SHDN}	DE=GND, /RE= V _{CC} , DI=V _{CC} or GND			10	μA	
极性判别时间	T _{DTECT}			80		ms	

注释 1: 进入器件的所有电流为正, 从器件输出的所有电流为负; 若无特殊说明所有电压都是对地电压。

注释 2: 当 DI 输入改变状态时, ΔV_{OD} 和 ΔV_{OC} 分别为 V_{OD} 和 V_{OC} 的变化量。

传输特性

(VCC=+5V±5%,TA=-40°C~+85°C, 典型值在 VCC=+5V, TA=25°C)

参数	符号	条件	最小值	典型值	最大值	单位
驱动器输入到输出延迟	T_{DPLH}	图 3 和 5, $R_{DIFF}=54\Omega$		300	800	ns
	T_{DPHL}	$C_{L1}=C_{L2}=100pF$		300	800	
驱动器输出延迟差 $ T_{DPLH} - T_{DPHL} $	T_{DSKEW}	图 3 和 5, $R_{DIFF}=54\Omega$ $C_{L1}=C_{L2}=100pF$			100	ns
驱动器上升或下降时间	T_{DR}, T_{DF}	图 3 和 5, $R_{DIFF}=54\Omega$ $C_{L1}=C_{L2}=100pF$		420	900	ns
最大速率	F_{MAX}		500			Kbps
驱动器使能到输出高电平	T_{DZH}	图 4 和 6, $C_L=100pF$ S2 Closed			300	ns
驱动器使能到输出低电平	T_{DZL}	图 4 和 6, $C_L=100pF$ S1 Closed			500	ns
驱动器从输出低到关断时间	T_{DLZ}	图 4 和 6, $C_L=15pF$ S1 Closed			900	ns
驱动器从输出高到关断时间	T_{DHZ}	图 4 和 6, $C_L=15pF$ S2 Closed			800	ns
接收器输入输出延迟	T_{RPLH} T_{RPHL}	图 7 和 9, $ V_{ID} \geq 2.0V$; rise and fall time of $V_{ID} \leq 15ns$		150	300	ns
$ T_{RPLH} - T_{RPHL} $ 接收器输入输出延迟之差	T_{RSKD}	图 7 和 9, $ V_{ID} \geq 2.0V$; rise and fall time of $V_{ID} \leq 15ns$		10		ns
接收器使能到输出低	T_{RZL}	图 2 和 8, $C_{RL}=15pF$ S1 Closed		20	50	ns
接收器使能到输出高	T_{RZH}	图 2 和 8, $C_{RL}=15pF$ S2 Closed		20	50	ns
接收器从输出低到关断	T_{RLZ}	图 2 和 8, $C_{RL}=15pF$ S1 Closed		30	60	ns
接收器从输出高到关断	T_{RHZ}	图 2 和 8, $C_{RL}=15pF$ S2 Closed		30	60	ns
电路关断时间	T_{SHDN}			500	1000	ns
从待机到输出高的驱动器使能	$T_{DZH(SHDN)}$	图 4 和 6, $C_L=100pF$ S2 Closed			2500	ns

从待机到输出低的驱动器使能	$T_{DZL(SHDN)}$	图 4 和 6, $C_L=100pF$ S1 Closed			2500	ns
从待机到输出高的接收器使能	$T_{RZH(SHDN)}$	图 2 和 8, $C_{RL}=15pF$ S2 Closed			2500	ns
从待机到输出低的接收器使能	$T_{RZL(SHDN)}$	图 2 和 8, $C_{RL}=15pF$ S1 Closed			2500	Ns

测试电路

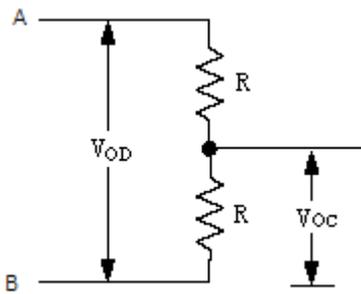


图 1: Driver DC Test Load

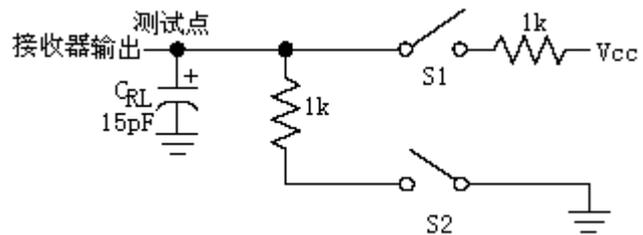


图 2: Receiver Enable/Disable Timing Test Load

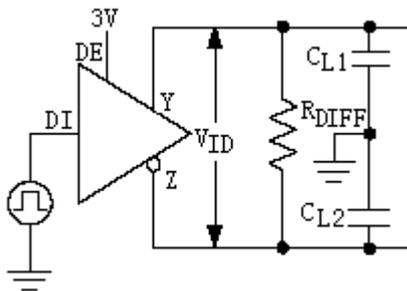


图 3: Driver Timing Test Circuit

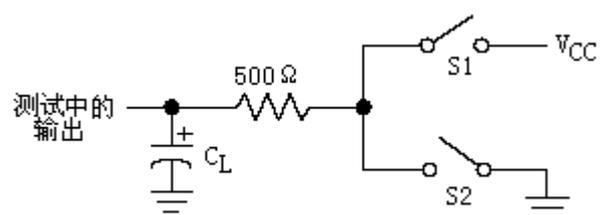


图 4: Driver Enable/Disable Timing Test Load

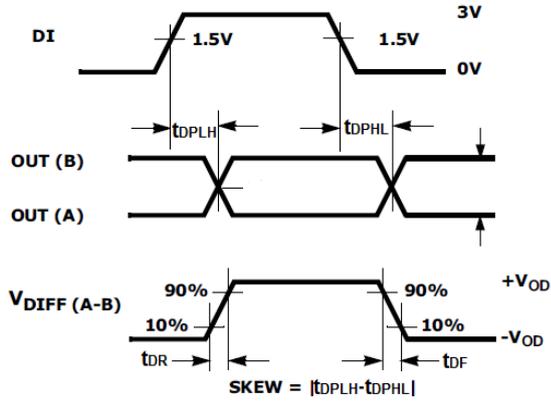


图 5: Driver Propagation Delays

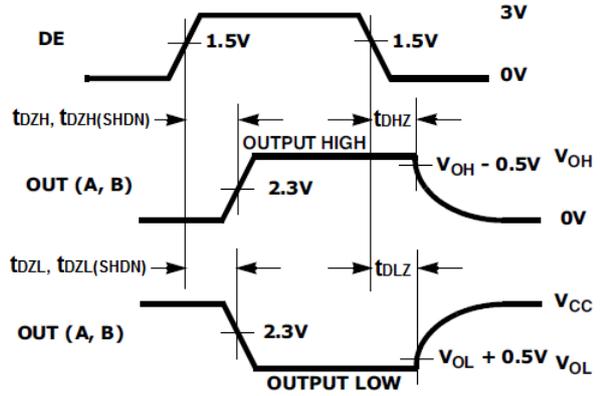


图 6: Driver Enable and Disable Times

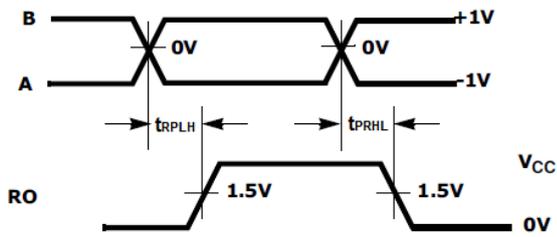


图 7: Receiver Propagation Delays

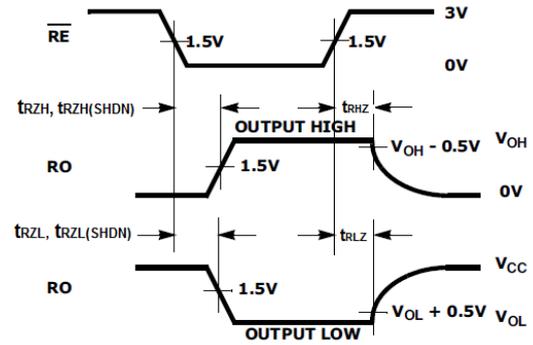


图 8: Receiver Enable and Disable Times

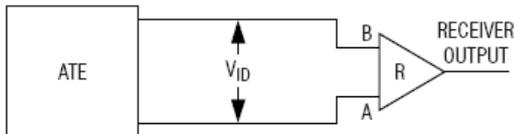


图 9: Receiver Propagation Delay Test Circuit

极性自适应功能

在 RS-485 通讯网络中，作为主机端（如集中器）的 RS-485 收发器通过两根总线与作为从机端（如智能电表）的 RS-485 收发器相连接。在传统的 RS-485 系统中，需要对这两根总线的极性加以区分，系统中所有的 RS-485 收发器总线端口的极性都需要匹配。BL3085N 内置极性校正电路，上电后能够自动检测系统的总线极性，80ms 后自动调节端口的极性与系统总线极性保持匹配。

BL3085N 应用在从机端，需要主机端的配合，为了判别总线极性，必须满足以下条件：

- 1、 主机端需要通过在 A、B 端口设计合适的上拉和下拉电阻来定义总线极性。
- 2、 从机端 BL3085N 的 A、B 端口不能设计上拉电阻和下拉电阻。
- 3、 从机端在极性判别时间内必须处于接收态。
- 4、 总线必须在极性判别时间内空闲。

经过极性判别时间后，极性校正完成。总线极性的状态被锁存在收发器内，并为后续数据传输而保持。连续“0”或“1”的数据串持续时间超过极性判别时间可能会意外触发错误极性校正，必须避免。图 10 显示了典型的网络应用电路。

典型应用图

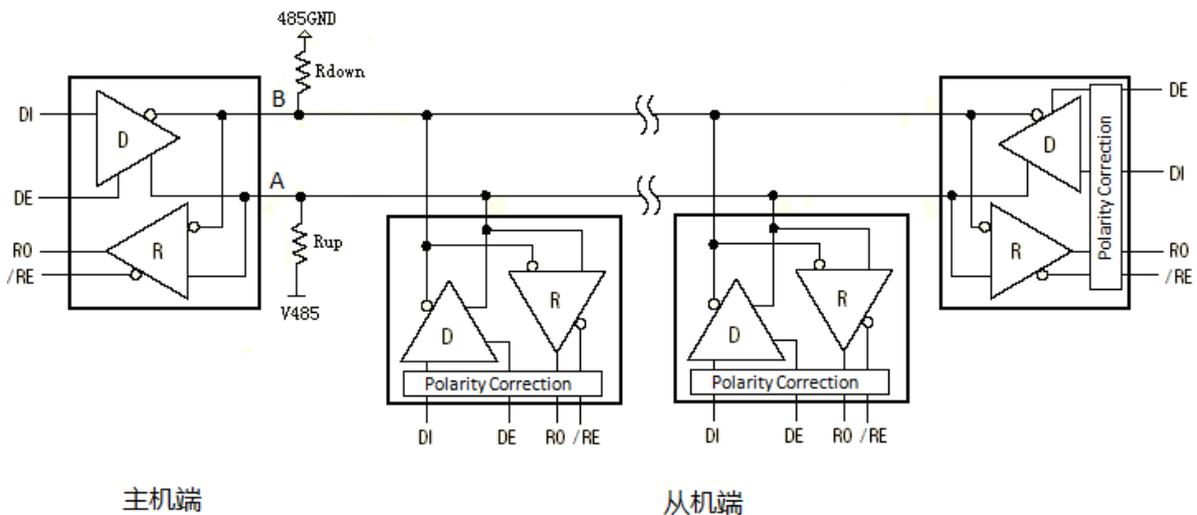
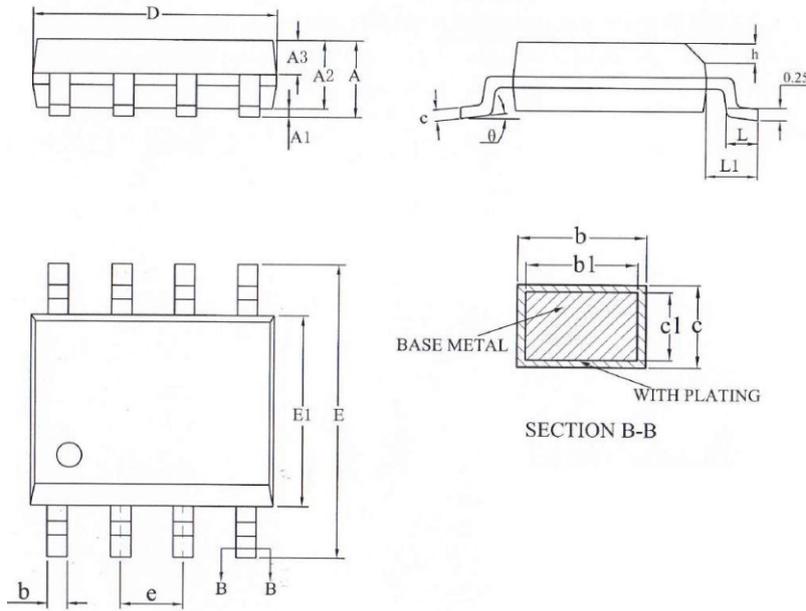


图 10: 无极性 RS-485 网络应用图

封装尺寸 (SOP8)


SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.50	0.63	0.75
b	0.38	—	0.48
b1	0.37	0.41	0.44
c	0.17	—	0.26
c1	0.17	0.20	0.23
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
h	0.25	—	0.50
L	0.45	—	0.80
L1	1.05REF		
theta	0	—	8°