

1. 产品特性

- 100Mbps 信号传输速率
- 强大的隔离性能
 - $\pm 100\text{kV}/\mu\text{s}$ CMTI (典型值)
 - 高达 5kV_{RMS} 隔离耐压
 - >50 年的隔离栅寿命
 - 高达 13kV 的抗浪涌能力
- 宽电源电压范围: 2.5V 至 5.5V
- 2.5V 至 5.5V 电平转换
- 宽温度范围: -40°C to 125°C
- 默认输出高电平 (H) 和低电平 (L) 选项
- 低传播延迟: 11ns (典型值, 5V 供电)
- 低脉宽失真: 3ns

2. 应用

- 工业自动化
- 电机控制
- 光伏逆变器
- 隔离电源
- 医疗设备

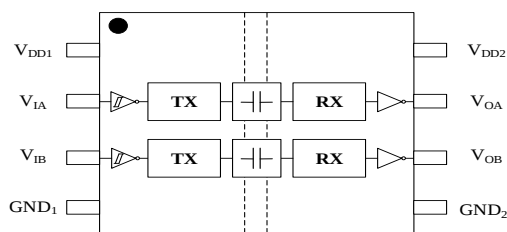
3. 概述

BL712x 是高性能的两通道数字隔离器, 可实现输入/输出之间完全的电气隔离。每条隔离通道的逻辑输入和输出缓冲器均由双电容二氧化硅(SiO_2) 绝缘栅相隔离, 两个数据通道完全独立, 可将输入数据进行编码并在接收端无失真恢复。BL7120 器件具有两条全部同向的通道; BL7121 器件具有一条反向通道和一条正向通

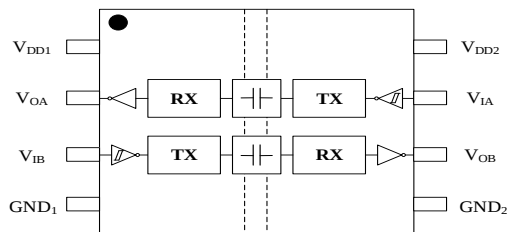
道; BL7122 器件具有一条正向通道和一条反向通道。如果输入侧功率或信号丢失, 后缀 L 的器件默认输出低电平, 后缀 H 的器件默认输出高电平。

BL712x 器件具有高绝缘能力, 能够以较低的功耗提供高电磁抗扰度和低辐射, 有助于防止数据总线或其他电路上的噪声和浪涌进入本地接地端, 从而干扰或损坏敏感电路, 并且高 CMTI 能力可以保证数字信号的正确传输。BL712x 器件采用 8 引脚窄体 SOP (A) 和 8 引脚宽体 SOW (B) 封装。

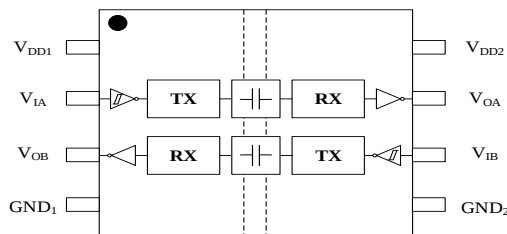
4. 原理框图



BL7120



BL7121



BL7122

目录

1. 产品特性	1
2. 应用	1
3. 概述	1
4. 原理框图	1
5. 产品规格	3
5.1 绝对最大额定值	3
5.2 ESD 额定值	3
5.3 推荐工作条件	3
5.4 额定功率	4
5.5 隔离特性	4
5.6 电气特性—5V	5
5.7 电气特性—3.3V	5
5.8 电气特性—2.5V	5
5.9 电源电流特性—5V	6
5.10 电源电流特性—3.3V	7
5.11 电源电流特性—2.5V	8
5.12 时序特性-5V	9
5.13 时序特性-3.3V	9
5.14 时序特性-2.5V	9
6. 引脚功能描述	10
7. 参数测量信息	10
8. 真值表	11
9. 参考电路	12
10. 封装信息	13
10.1 SOP8 (A)	13
10.2 SOW8 (B)	13
11. 订购指南	14
12. 修订历史	14

5. 产品规格

5.1 绝对最大额定值^a

参数	最小值	最大值	单位
V _{DD1} , V _{DD2} 电源电压 ^b	-0.5	6	V
V 输入/输出电压	-0.5	V _{DD} +0.5 ^c	V
I _O 输出电流	-20	20	mA
T _J 结温		150	°C
T _{STG} 存储温度范围	-65	150	°C

注:

^a 超出绝对最大额定值范围的应力可能会对器件造成永久性损坏, 长期在绝对最大额定值条件下工作可能会影响器件的可靠性。

^b 除差分 I/O 母线电压外, 所有电压值均为相对于本地接地端子(GND₁ 或 GND₂)的电压峰值。

^c 最大电压不得超过 6V。

5.2 ESD 额定值

		数值	单位
V _{ESD} 静电放电	人体模式(HBM), 依据ANSI/ESDA/JEDEC JS-001-2017	±6000	V
	组件充电模式(CDM), 依据ANSI/ESDA/JEDEC JS-002-2018	±1500	
	机器模式(MM), 依据JESD22-A115C	±400	

5.3 推荐工作条件

参数	最小值	典型值	最大值	单位
V _{DD1} , V _{DD2} 电源电压	2.35		5.5	V
V _{DD(UVLO+)} V _{DD} 电源电压上升时的欠压阈值		1.73	2.0	V
V _{DD(UVLO-)} V _{DD} 电源电压下降时的欠压阈值	1.52	1.69		V
V _{HYS(UVLO)} V _{DD} 迟滞欠压阈值	10	70	230	mV
I _{OH} 高电平输出电流	V _{DDO} ^a =5V	-4		mA
	V _{DDO} =3.3V	-2		
	V _{DDO} =2.5V	-1		
I _{OL} 低电平输出电流	V _{DDO} =5V		4	mA
	V _{DDO} =3.3V		2	
	V _{DDO} =2.5V		1	
V _{IH} 输入阈值逻辑高电平	0.7 × V _{DDI} ^a		V _{DDI}	V
V _{IL} 输入阈值逻辑低电平	0		0.25 × V _{DDI}	V
DR ^b 信号传输速率	0		100	Mbps
T _A 环境温度	-40	25	125	°C

注:

^a V_{DDO}=输出侧 V_{DD}; V_{DDI}=输入侧 V_{DD}。

^b 建议最大速率 100Mbps, 不代表器件只能在 100Mbps 速率以下正常工作。

5.4 额定功率

参数	测试条件	最大值	单位
BL7120			
P _D 最大功耗	V _{DD1} = V _{DD2} = 5.5 V, T _J = 150°C, C _L = 15 pF, 输入 50MHz 50% 占空比方波	130	mW
P _{D1} 1侧最大功耗		26	mW
P _{D2} 2侧最大功耗		104	mW
BL7121			
P _D 最大功耗	V _{DD1} = V _{DD2} = 5.5 V, T _J = 150°C, C _L = 15 pF, 输入 50MHz 50% 占空比方波	130	mW
P _{D1} 1侧最大功耗		65	mW
P _{D2} 2侧最大功耗		65	mW
BL7122			
P _D 最大功耗	V _{DD1} = V _{DD2} = 5.5 V, T _J = 150°C, C _L = 15 pF, 输入 50MHz 50% 占空比方波	130	mW
P _{D1} 1侧最大功耗		65	mW
P _{D2} 2侧最大功耗		65	mW

5.5 隔离特性

参数	测试条件	数值		单位
		A	B	
CLR 外部间隙 ^a	输入端至输出端的隔空最短距离	4	8	mm
CPG 外部爬电距离 ^a	输入端至输出端沿壳体的最短距离	4	8	mm
DTI 隔离距离	最小内部间隙	36	36	μm
CTI 相对漏电指数	根据IEC60112认证	>600	>600	V
V_{IORM} 最大重复峰值隔离电	交流电压（双极）	637	2121	V_{PK}
V_{IOWM} 最大工作隔离电压	交流电压	450	1500	V_{RMS}
	直流电压	637	2121	V_{DC}
V_{IOTM} 最大瞬态隔离电压	$V_{TEST} = V_{IOTM}$, $t=60\text{S}$	4242	8000	V_{PK}
V_{IOSM} 最大浪涌隔离电压	1.2/50 μs 波形, $V_{TEST}=1.6 \times V_{IOSM}$. 空气中	5600	8000	V_{PK}
V_{ISO} 最大隔离电压	$V_{TEST} = V_{ISO}$, $t=60\text{s}$ （认证）, $V_{TEST} = 1.2 \times V_{ISO}$, $t=1\text{s}$ （100%产品测试）	3.75	5	kV RMS

注:

^a 根据应用的具体设备隔离标准选用爬电距离和间隙参数。注意电路板设计的爬电距离和间隙距离，以确保印刷电路板上的隔离器焊盘不会减少该距离。在某些情况下，印刷电路板上的爬电距离和间隙相等。在印刷电路板上使用沟槽等技术有助于提高这些指标。

5.6 电气特性—5V

$V_{DD1}=V_{DD2}=5V \pm 10\%$ (所有参数均在推荐工作环境下测得, 除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
V_{OH} 输出电压逻辑高电平	$I_{OH}=-4mA$;图7-1	$V_{DDO}^a-0.4$	4.8		V
V_{OL} 输出电压逻辑低电平	$I_{OL}=4mA$;图7-1		0.2	0.4	V
$V_{IT+(IN)}$ 正输入阈值			$0.65 \times V_{DDI}$	$0.7 \times V_{DDI}$	V
$V_{IT-(IN)}$ 负输入阈值		$0.3 \times V_{DDI}$	$0.4 \times V_{DDI}$		V
$V_{I(HYS)}$ 输入阈值迟滞			1.23		V
I_{IH} 输入高电平漏电流	$V_{IH}=V_{DDI}^a$ 与 INx^b 或 ENx^b 之间的电流			5	μA
I_{IL} 输入低电平漏电流	$V_{IL}=0V$ 与 INx 或 ENx 之间的电流	-5			μA
Z_O 输出阻抗	$Z_O=V_{OL}/I_{OL}$		42		Ω
CMTI 共模瞬态抗扰度	图7-2	80	100		kV/ μs

注:

^a V_{DDO} =输出侧 V_{DD} , V_{DDI} =输入侧 V_{DD} 。

^b INx =输入, ENx =输出使能。

5.7 电气特性—3.3V

$V_{DD1}=V_{DD2}=3.3V \pm 10\%$ (所有参数均在推荐工作环境下测得, 除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
V_{OH} 输出电压逻辑高电平	$I_{OH}=-2mA$;图7-1	$V_{DDO}^a-0.3$	3.2		V
V_{OL} 输出电压逻辑低电平	$I_{OL}=2mA$;图7-1		0.1	0.3	V
$V_{IT+(IN)}$ 正输入阈值			$0.65 \times V_{DDI}$	$0.7 \times V_{DDI}$	V
$V_{IT-(IN)}$ 负输入阈值		$0.3 \times V_{DDI}$	$0.4 \times V_{DDI}$		V
$V_{I(HYS)}$ 输入阈值迟滞			0.88		V
I_{IH} 输入高电平漏电流	$V_{IH}=V_{DDI}^a$ 与 INx^b 或 ENx^b 之间的电流			5	μA
I_{IL} 输入低电平漏电流	$V_{IL}=0V$ 与 INx 或 ENx 之间的电流	-5			μA
Z_O 输出阻抗	$Z_O=V_{OL}/I_{OL}$		30		Ω
CMTI 共模瞬态抗扰度	图7-2	80	100		kV/ μs

注:

^a V_{DDO} =输出侧 V_{DD} , V_{DDI} =输入侧 V_{DD} 。

^b INx =输入, ENx =输出使能。

5.8 电气特性—2.5V

$V_{DD1}=V_{DD2}=2.5V \pm 10\%$ (所有参数均在推荐工作环境下测得, 除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
V_{OH} 输出电压逻辑高电平	$I_{OH}=-1mA$;图7-1	$V_{DDO}^a-0.2$	2.45		V
V_{OL} 输出电压逻辑低电平	$I_{OL}=1mA$;图7-1		0.05	0.2	V
$V_{IT+(IN)}$ 正输入阈值			$0.65 \times V_{DDI}$	$0.7 \times V_{DDI}$	V
$V_{IT-(IN)}$ 负输入阈值		$0.3 \times V_{DDI}$	$0.4 \times V_{DDI}$		V
$V_{I(HYS)}$ 输入阈值迟滞			0.82		V
I_{IH} 输入高电平漏电流	$V_{IH}=V_{DDI}^a$ 与 INx^b 或 ENx^b 之间的电			5	μA
I_{IL} 输入低电平漏电流	$V_{IL}=0V$ 与 INx 或 ENx 之间的电流	-5			μA
Z_O 输出阻抗	$Z_O=V_{OL}/I_{OL}$		35		Ω
CMTI 共模瞬态抗扰度	图7-2	80	100		kV/ μs

注:

^a V_{DDO} =输出侧 V_{DD} , V_{DDI} =输入侧 V_{DD} 。

^b INx =输入, ENx =输出使能。

5.9 电源电流特性—5V

$V_{DD1}=V_{DD2}=5V \pm 10\%$ (所有参数均在推荐工作环境下测得, 除非另有说明)

参数	测试条件		电源电流	最小值	典型值	最大值	单位
BL7120							
电源电流—直流信号	Vi=0V（BL7120xL） Vi=VDD1（BL7120xH）		IDD1	0.9	1.2	mA	
			IDD2	2.2	2.9		
	Vi=VDD1（BL7120xL） Vi=0V（BL7120xH）		IDD1	4.7	6.2		
			IDD2	2.3	3.2		
电源电流—交流信号	所有通道输入50%占空比的方波，每通道 CL = 15 pF	1Mbps (500KHz)	IDD1	2.7	3.5		
			IDD2	2.3	3.0		
		10Mbps (5MHz)	IDD1	2.7	3.5		
			IDD2	3.2	4.2		
		100Mbps (50MHz)	IDD1	3.1	4.0		
			IDD2	11.8	15.3		
BL7121							
电源电流—直流信号	Vi=0V（BL7121xL） Vi=VDD1 ^a （BL7121xH）		IDD1	1.6	2.1	mA	
			IDD2	1.6	2.1		
	Vi=VDD1（BL7121xL） Vi=0V（BL7121xH）		IDD1	3.6	4.7		
			IDD2	3.6	4.7		
电源电流—交流信号	所有通道输入50%占空比的方波，每通道 CL = 15 pF	1Mbps (500KHz)	IDD1	2.4	3.3		
			IDD2	2.4	3.3		
		10Mbps (5MHz)	IDD1	2.9	3.9		
			IDD2	2.9	3.9		
		100Mbps (50MHz)	IDD1	7.5	9.7		
			IDD2	7.5	9.7		
BL7122							
电源电流—直流信号	Vi=0V（BL7122xL） Vi=VDD1（BL7122xH）		IDD1	1.6	2.1	mA	
			IDD2	1.6	2.1		
	Vi=VDD1（BL7122xL） Vi=0V（BL7122xH）		IDD1	3.6	4.7		
			IDD2	3.6	4.7		
电源电流—交流信号	所有通道输入50%占空比的方波，每通道 CL = 15 pF	1Mbps (500KHz)	IDD1	2.4	3.3		
			IDD2	2.4	3.3		
		10Mbps (5MHz)	IDD1	2.9	3.9		
			IDD2	2.9	3.9		
		100Mbps (50MHz)	IDD1	7.5	9.7		
			IDD2	7.5	9.7		

注:

^a V_{DD1} =输入侧 V_{DD} 。

5.10 电源电流特性—3.3V

$V_{DD1}=V_{DD2}=3.3V \pm 10\%$ （所有参数均在推荐工作环境下测得，除非另有说明）

参数	测试条件		电源电流	最小值	典型值	最大值	单位
BL7120							
电源电流—直流信号	V _I =0V（BL7120xL） V _I =V _{DD1} （BL7120xH）		I _{DD1}	0.9	1.2	mA	
			I _{DD2}	2.1	2.8		
	V _I =V _{DD1} （BL7120xL） V _I =0V（BL7120xH）		I _{DD1}	4.6	6.0		
			I _{DD2}	2.2	2.9		
电源电流—交流信号	所有通道输入50%占空比的方波，每通道 C _L = 15 pF	1Mbps (500KHz)	I _{DD1}	2.7	3.5		
			I _{DD2}	2.2	2.9		
		10Mbps (5MHz)	I _{DD1}	2.7	3.5		
			I _{DD2}	2.9	3.8		
		100Mbps (50MHz)	I _{DD1}	2.8	3.7		
			I _{DD2}	8.8	11.5		
BL7121							
电源电流—直流信号	V _I =0V（BL7121xL） V _I =V _{DD1} ^a （BL7121xH）		I _{DD1}	1.6	2.1	mA	
			I _{DD2}	1.6	2.1		
	V _I =V _{DD1} （BL7121xL） V _I =0V（BL7121xH）		I _{DD1}	3.5	4.6		
			I _{DD2}	3.5	4.6		
电源电流—交流信号	所有通道输入50%占空比的方波，每通道 C _L = 15 pF	1Mbps (500KHz)	I _{DD1}	2.4	3.2		
			I _{DD2}	2.4	3.2		
		10Mbps (5MHz)	I _{DD1}	2.8	3.7		
			I _{DD2}	2.8	3.7		
		100Mbps (50MHz)	I _{DD1}	5.8	7.6		
			I _{DD2}	5.8	7.6		
BL7122							
电源电流—直流信号	V _I =0V（BL7122xL） V _I =V _{DD1} （BL7122xH）		I _{DD1}	1.6	2.1	mA	
			I _{DD2}	1.6	2.1		
	V _I =V _{DD1} （BL7122xL） V _I =0V（BL7122xH）		I _{DD1}	3.5	4.6		
			I _{DD2}	3.5	4.6		
电源电流—交流信号	所有通道输入50%占空比的方波，每通道 C _L = 15 pF	1Mbps (500KHz)	I _{DD1}	2.4	3.2		
			I _{DD2}	2.4	3.2		
		10Mbps (5MHz)	I _{DD1}	2.8	3.7		
			I _{DD2}	2.8	3.7		
		100Mbps (50MHz)	I _{DD1}	5.8	7.6		
			I _{DD2}	5.8	7.6		

注：

^a V_{DD1} =输入侧 V_{DD} 。

5.11 电源电流特性—2.5V

$V_{DD1}=V_{DD2}=2.5V \pm 10\%$ （所有参数均在推荐工作环境下测得，除非另有说明）

参数	测试条件		电源电流	最小值	典型值	最大值	单位
BL7120							
电源电流—直流信号	V _I =0V（BL7120xL） V _I =V _{DD1} （BL7120xH）		I _{DD1}	0.9	1.2	mA	
			I _{DD2}	2.1	2.8		
	V _I =V _{DD1} （BL7120xL） V _I =0V（BL7120xH）		I _{DD1}	4.5	5.9		
			I _{DD2}	2.2	2.9		
电源电流—交流信号	所有通道输入50%占空比的方波，每通道 C _L = 15 pF	1Mbps (500KHz)	I _{DD1}	2.6	3.4		
			I _{DD2}	2.2	4.3		
		10Mbps (5MHz)	I _{DD1}	2.6	3.4		
			I _{DD2}	2.7	3.5		
		100Mbps (50MHz)	I _{DD1}	2.7	3.5		
			I _{DD2}	7.3	9.5		
BL7121							
电源电流—直流信号	V _I =0V（BL7121xL） V _I =V _{DD1} ^a （BL7121xH）		I _{DD1}	1.6	2.1	mA	
			I _{DD2}	1.6	2.1		
	V _I =V _{DD1} （BL7121xL） V _I =0V（BL7121xH）		I _{DD1}	3.4	4.5		
			I _{DD2}	3.4	4.5		
电源电流—交流信号	所有通道输入50%占空比的方波，每通道 C _L = 15 pF	1Mbps (500KHz)	I _{DD1}	2.4	3.2		
			I _{DD2}	2.4	3.2		
		10Mbps (5MHz)	I _{DD1}	2.6	3.4		
			I _{DD2}	2.6	3.4		
		100Mbps (50MHz)	I _{DD1}	5.0	6.5		
			I _{DD2}	5.0	6.5		
BL7122							
电源电流—直流信号	V _I =0V（BL7122xL） V _I =V _{DD1} （BL7122xH）		I _{DD1}	1.6	2.1	mA	
			I _{DD2}	1.6	2.1		
	V _I =V _{DD1} （BL7122xL） V _I =0V（BL7122xH）		I _{DD1}	3.4	4.5		
			I _{DD2}	3.4	4.5		
电源电流—交流信号	所有通道输入50%占空比的方波，每通道 C _L = 15 pF	1Mbps (500KHz)	I _{DD1}	2.4	3.2		
			I _{DD2}	2.4	3.2		
		10Mbps (5MHz)	I _{DD1}	2.6	3.4		
			I _{DD2}	2.6	3.4		
		100Mbps (50MHz)	I _{DD1}	5.0	6.5		
			I _{DD2}	5.0	6.5		

注：

^a V_{DD1} =输入侧 V_{DD} 。

5.12 时序特性-5V

$V_{DD1}=V_{DD2}=5V \pm 10\%$ (所有参数均在推荐工作环境下测得, 除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
t_{PLH} , t_{PHL} 传播延迟时间	图 7-1	7	11	15	ns
PWD 脉冲宽度失真 $t_{PLH} - t_{PHL}$			1.2	3	ns
$t_{sk(pp)}$ 不同芯片间输出偏移时间 ^a				4.5	ns
t_r 输出信号上升时间	图 7-1		2.5	4.0	ns
t_f 输出信号下降时间			2.5	4.0	ns

注:

^a $t_{sk(pp)}$ 是在相同的电源电压、温度、输入信号和负载下, 在同一方向输入的不同芯片之间的传播延迟时间的差值。

5.13 时序特性-3.3V

$V_{DD1}=V_{DD2}=3.3V \pm 10\%$ (所有参数均在推荐工作环境下测得, 除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
t_{PLH} , t_{PHL} 传播延迟时间	图 7-1	7	11	15	ns
PWD 脉冲宽度失真 $t_{PLH} - t_{PHL}$			1.2	3	ns
$t_{sk(pp)}$ 不同芯片间输出偏移时间 ^a				4.5	ns
t_r 输出信号上升时间	图 7-1		2.5	4.0	ns
t_f 输出信号下降时间			2.5	4.0	ns

注:

^a $t_{sk(pp)}$ 是在相同的电源电压、温度、输入信号和负载下, 在同一方向输入的不同芯片之间的传播延迟时间的差值。

5.14 时序特性-2.5V

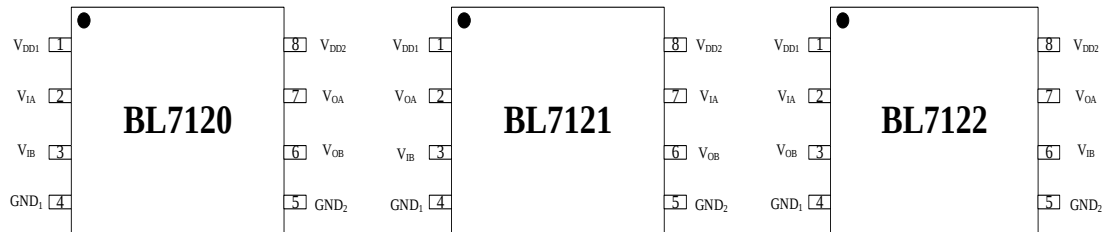
$V_{DD1}=V_{DD2}=2.5V \pm 10\%$ (所有参数均在推荐工作环境下测得, 除非另有说明)

参数	测试条件	最小值	典型值	最大值	单位
t_{PLH} , t_{PHL} 传播延迟时间	图 7-1	9	13	17	ns
PWD 脉冲宽度失真 $t_{PLH} - t_{PHL}$			1.2	3	ns
$t_{sk(pp)}$ 不同芯片间输出偏移时间 ^a				4.5	ns
t_r 输出信号上升时间	图 7-1		2.5	4.0	ns
t_f 输出信号下降时间			2.5	4.0	ns

注:

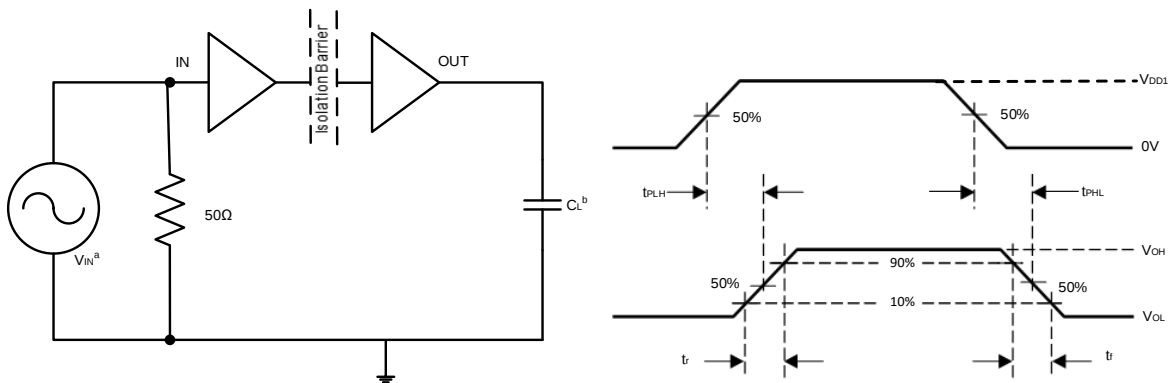
^a $t_{sk(pp)}$ 是在相同的电源电压、温度、输入信号和负载下, 在同一方向输入的不同芯片之间的传播延迟时间的差值。

6. 引脚功能描述



引脚编号	引脚名称	功能描述
1	V _{DD1}	1侧电源
2	V _{IA} /V _{OA}	A通道输入/ A通道输出
3	V _{IB} /V _{OB}	B通道输入/ B通道输出
4	GND ₁	1侧参考地
5	GND ₂	2侧参考地
6	V _{OB} /V _{IB}	B通道输出/ B通道输入
7	V _{OA} /V _{IA}	A通道输出/ B通道输入
8	V _{DD2}	2侧电源

7. 参数测量信息

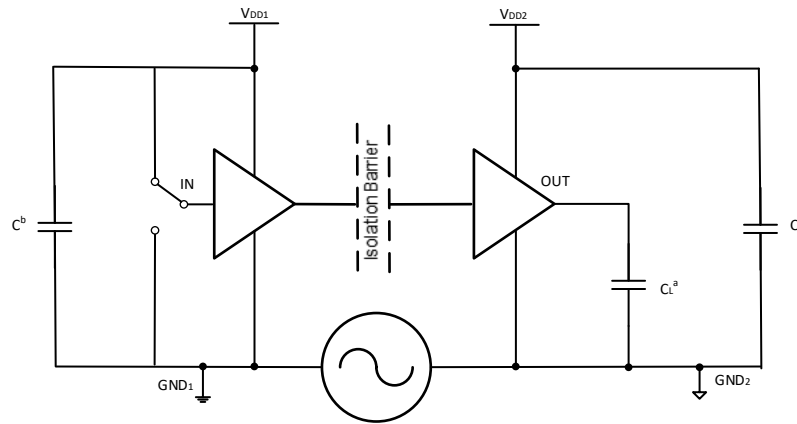


注:

^a 信号发生器提供 $PRR \leq 50 \text{ kHz}$, 占空比 50%, $t_r \leq 3 \text{ ns}$, $t_f \leq 3 \text{ ns}$, $Z_o = 50 \Omega$ 的输入脉冲。图中 50Ω 电阻用来匹配信号发生器输出阻抗, 在实际应用中不需要。

^b $C_L = 15 \text{ pF}$ 包括负载电容和仪器电容。

图 7-1 时序特性测试电路和电压波形



注:

^a $C_L=15\text{pF}$ 包括负载电容和仪器电容。

^b C 是 $0.1\ \mu\text{F}$ 的旁路电容。

图 7-2 CMTI 共模瞬态抗扰度测试电路

8. 真值表

V_{DDI}	V_{DDO}	输入 IN_x	输出 OUT_x	模式
PU	PU	H	H	正常运行模式: 通道输出跟随其输入的逻辑状态
		L	L	
		Open	默认	默认输出模式: (L后缀为低, H后缀为高) 如果输入保持断开状态, 输出保持默认值
PD	PU	X	默认	默认输出模式: (L后缀为低, H后缀为高) 如果 V_{DDI}^a 未通电, 输出保持默认值
X	PD	X	不确定	如果 V_{DDO}^a 未通电, 输出状态不确定

注:

^a V_{DDO} =输出侧 V_{DD} , V_{DDI} =输入侧 V_{DD} 。

^b H 为高电平, L 为低电平, X 为任意电平。

9. 参考电路

不同于光耦，需要外部组件来提高性能，提供偏置，或限制电流。

BL712x 系列数字隔离器只需要两个外部 V_{DD} 旁路电容即可工作。

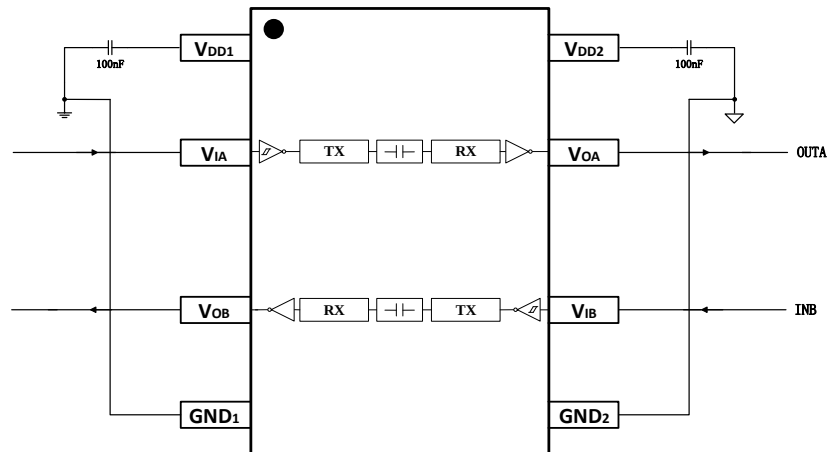


图 9-1 BL7122 典型应用电路

10. 封装信息

10.1 SOP8 (A)

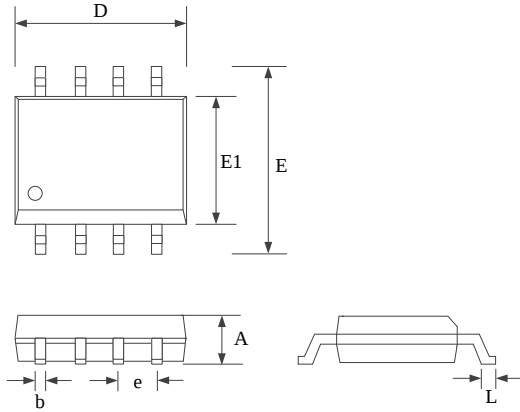


图 10-1 SOP8 封装外形图

符号	最 小	公 称	最 大
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
A	—	—	1.75
b	0.375	0.40	0.425
e	1.27BSC		
L	0.50	—	0.80

10.2 SOW8 (B)

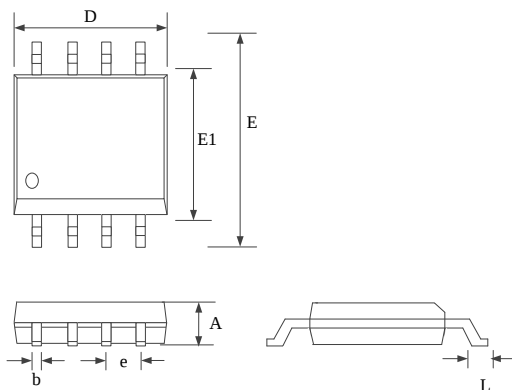


图 10-2 SOW8 封装外形图

符号	最 小	公 称	最 大
D	5.78	5.85	5.95
E	11.30	11.50	11.70
E1	7.40	7.50	7.60
A	—	—	2.80
b	0.39	—	0.47
e	1.27BSC		
L	0.55	—	0.95

11. 订购指南

型号	速率	通道数	正向/反向	额定耐压	默认电平	封装	包装数量
BL7120AL	100Mbps	2	2/0	3750V _{RMS}	低	SOP8	2500
BL7120AH	100Mbps	2	2/0	3750V _{RMS}	高	SOP8	2500
BL7121AL	100Mbps	2	1/1	3750V _{RMS}	低	SOP8	2500
BL7121AH	100Mbps	2	1/1	3750V _{RMS}	高	SOP8	2500
BL7122AL	100Mbps	2	1/1	3750V _{RMS}	低	SOP8	2500
BL7122AH	100Mbps	2	1/1	3750V _{RMS}	高	SOP8	2500
BL7120BL	100Mbps	2	2/0	5000V _{RMS}	低	SOW8	1000
BL7120BH	100Mbps	2	2/0	5000V _{RMS}	高	SOW8	1000
BL7121BL	100Mbps	2	1/1	5000V _{RMS}	低	SOW8	1000
BL7121BH	100Mbps	2	1/1	5000V _{RMS}	高	SOW8	1000
BL7122BL	100Mbps	2	1/1	5000V _{RMS}	低	SOW8	1000
BL7122BH	100Mbps	2	1/1	5000V _{RMS}	高	SOW8	1000

12. 修订历史

版本号	修订内容	修订日期
1.0	初始版本	
1.1	增加额定功率参数，增加BL7120参数	2022/8/1
1.2	更新隔离耐压5kVrms（SOIC8宽体），增加SOIC8宽体封装各项参数	2022/11/28
1.3	更新Visom最大浪涌隔离电压，更新电源电流特性	2022/12/13
1.4	更新SOIC8宽体最小包装数量1500调整为1000	2023/7/20
1.5	更新产品特性：抗浪涌能力基于SOIC8窄体调整为13kV基于SOIC8宽体 更新DTI隔离距离为双电容36 μm	2023/8/25
1.6	更新封装命名	2023/10/11
1.7	更新电源电流特性和时序特性	2023/11/1