

BLX8563

带I2C接口的实时时钟/日历芯片

1. 特征

- 宽工作电压：0.9V-5.5V
- 低休眠电流：0.4 μ A(3.3V下的典型值)
- I2C通信频率最高支持400KHz
- 具有世纪标志位，万年历日期2000年-2199年
- 可编程时钟输出32.768KHz、1024Hz、32Hz、1Hz
- 内部集成振荡器电容
- 内部集成定时器
- 内部集成报警功能
- 内部集成低电压检测功能
- 中断开漏输出功能
- 支持SOP8、TSSOP8等封装

2. 应用

- 电池电源产品
- 便携、手持设备
- 复费率电度表、IC卡水表、IC卡煤气表
- 移动电话和传真机
- 门禁系统

3. 描述

BLX8563 是一款低功耗 CMOS 实时时钟/日历芯片。

它内置一个包括世纪、年、月、日、时、分、秒、星期的计时器，在电路中起到钟表的作用，系统可以设置和读取 BLX8563 中存放的当前时间，从而对数据进行相应处理（例如计费、显示、记录等）。它内部集成了一个可编程的 Alarm 功能，在当前时间与 Alarm 设置时间一致，且对应的中断条件使能时，产生中断。它内部集成了一个可编程时钟输出，一个中断输出和掉电检测器，并集成了内部振荡器电容，最大限度减少了电路板上的布线数目，非常适合于复杂系统。所有的地址和数据都通过 I2C 总线接口串行传递，I2C 总线的从地址为：0xA3（读数据）、0xA2（写数据）。最大总线速度为 400Kbits/s，每次读写数据后，内嵌的字地址寄存器会自动递增，可以实现连续读写功能。

4. 订购信息

产品编码	封装	包装	状态
BLX8563-PA	SOP8	4000/Tape & Reel	量产
BLX8563-SF	TSSOP8	3000/Tape & Reel	—
BLX8563-SE	MSOP8	3000/Tape & Reel	—

订购信息

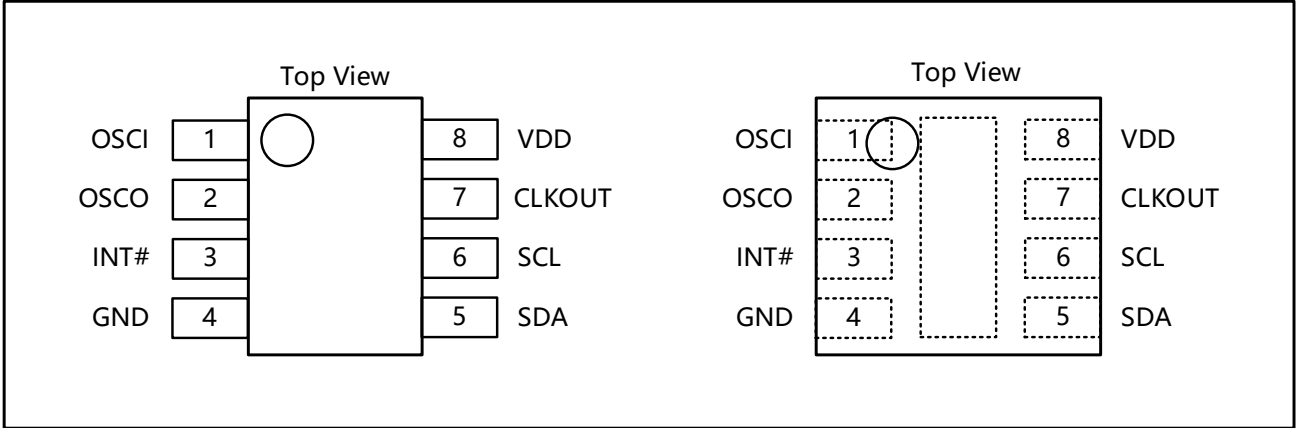
5. 目录

1. 特征	1
2. 应用	1
3. 描述	1
4. 订购信息	1
5. 目录	2
6. 引脚说明	4
7. 描述	5
7.1 芯片概况	5
7.2 芯片模块图	6
7.3 报警功能	6
7.4 定时器功能	7
7.5 CLKOUT 输出功能.....	7
7.6 复位功能	7
7.7 掉电检测和时钟监控功能	7
7.8 寄存器结构	8
7.8.1 控制/状态寄存器 1	8
7.8.2 控制/状态寄存器 2	9
7.8.3 秒钟、分钟和小时寄存器.....	10
7.8.4 日期、星期、月份和年份寄存器.....	10
7.8.5 报警寄存器.....	12
7.8.6 CLKOUT 频率寄存器.....	12
7.8.7 定时器功能寄存器	13
7.8.8 定时器数值寄存器	13
7.9 中断输出	13
7.9.1 Bits TF 和 AF	13
7.9.2 Bits TIE 及 AIE	14
7.9.3 定时器中断.....	15
7.10 报警标志	15
7.11 EXT_CLK 测试模式.....	16
7.11.1 操作示例.....	16
7.12 STOP 比特功能.....	17
7.13 复位.....	18
7.13.1 POR 失效模式.....	18
8. 串行接口	20
8.1 I2C 总线规范.....	20
8.2 Start 和 Stop 信号.....	20
8.3 数据位信号	20
8.4 应答信号	21
8.5 数据帧.....	21

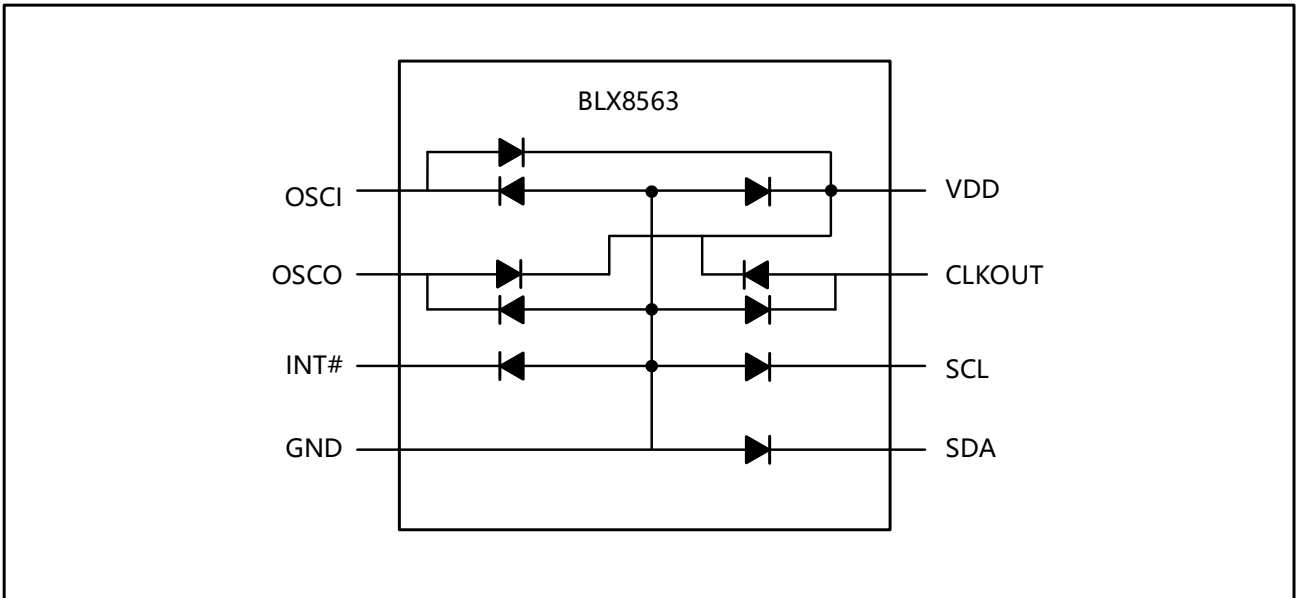
8.6	看门狗.....	23
9.	参数指标.....	24
9.1	极限值.....	24
9.2	直流电气特性.....	25
9.3	交流电气特性.....	26
9.4	I2C 总线定时波形时序.....	27
10.	应用.....	28
10.1	晶振与负载电容的选择.....	28
10.2	时钟精度的校准.....	28
10.3	软件编程注意事项.....	29
11.	封装尺寸图.....	30
11.1	SOP8.....	30
11.2	TSSOP8.....	31
11.3	MSOP8.....	32
12.	产品命名规则.....	33
13.	丝印信息.....	34
14.	版本记录.....	35

6. 引脚说明

引脚排列如图所示。各输入输出引脚均有二极管保护。



引脚位置



保护二极管放置

引脚名	引脚号	描述
OSCI	1	振荡器输入
OSCO	2	振荡器输出
INT#	3	中断输出 (开漏输出, 低电平有效)
GND	4	地
SDA	5	I2C 信号线
SCL	6	I2C 时钟线
CLKOUT	7	时钟输出线 (开漏输出)
VDD	8	电源

引脚说明

7. 描述

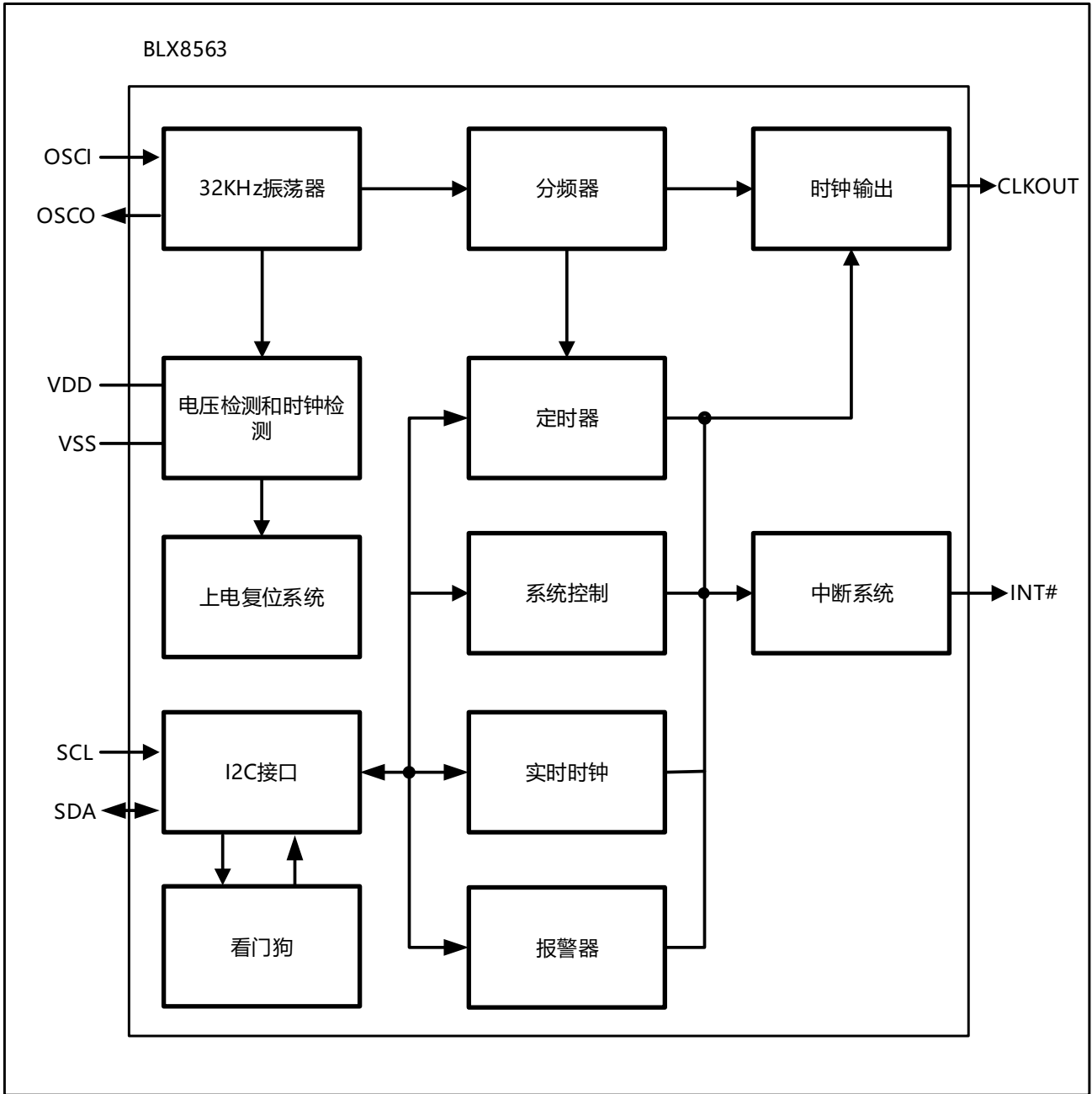
7.1 芯片概况

BLX8563 有十六个 8 位寄存器、一个可自动增量的地址寄存器、内置 32.768KHz 振荡器（内部集成一个电容）、分频器（用于给实时时钟 RTC 提供源时钟，可编程时钟输出）、定时器、报警器、掉电检测器和最高时钟频率可达 400KHz 的 I2C 总线接口。

这十六个寄存器均可被外部访问，但并没有用到全部数据位。00H、01H 地址为控制/状态寄存器，02H ~ 08H 寄存器用于时钟计数器（秒~年计数器），09H ~ 0CH 用于定义报警条件，0DH 控制 CLKOUT 引脚的输出频率，0EH 和 0FH 分别为定时控制寄存器和定时器寄存器。秒、分钟、小时、日、月、年、分钟报警、小时报警、日期报警寄存器，编码为 BCD 格式，而星期寄存器和星期报警寄存器不以 BCD 格式编码。

其中某个计时寄存器被外部读取时，所有计数器的内容被锁存，因此可以防止对时钟/日历数据的错读。

7.2 芯片模块图



模块图

7.3 报警功能

各报警寄存器最高位均为报警功能使能位 AE (Alarm Enable)。AE 清 0 时，相应的报警条件有效。这样，可以在每分钟、每小时、每天或每星期的指定时刻产生报警信号。控制/状态寄存器 2 的 b3 为报警标志位 AF (Alarm Flag)，它将在告警时置位。AF 可设置用于产生中断 (INT#)。AF 置位后将一直保持下去，必须由软件清除。

7.4 定时器功能

8 位的倒计数器（地址 0FH）由定时器控制寄存器（地址 0EH）控制。定时器控制寄存器的 TD1、TD0 位，用于设置定时器源时钟频率选择（4096Hz、64Hz、1Hz、1/60Hz），TE（Timer Enable）用于使能/禁止定时器。定时器从软件设置的 8 位二进制数作减计数，减到 0 后计数结束，定时器 TF 位（Timer Flag）置位。TF 只能用软件清除，它用于产生中断（INT#），每个倒计数周期产生一个脉冲作为中断信号。TI/TP 位控制中断产生的条件。读定时器时，BLX8563 将返回当前计数值。

7.5 CLKOUT 输出功能

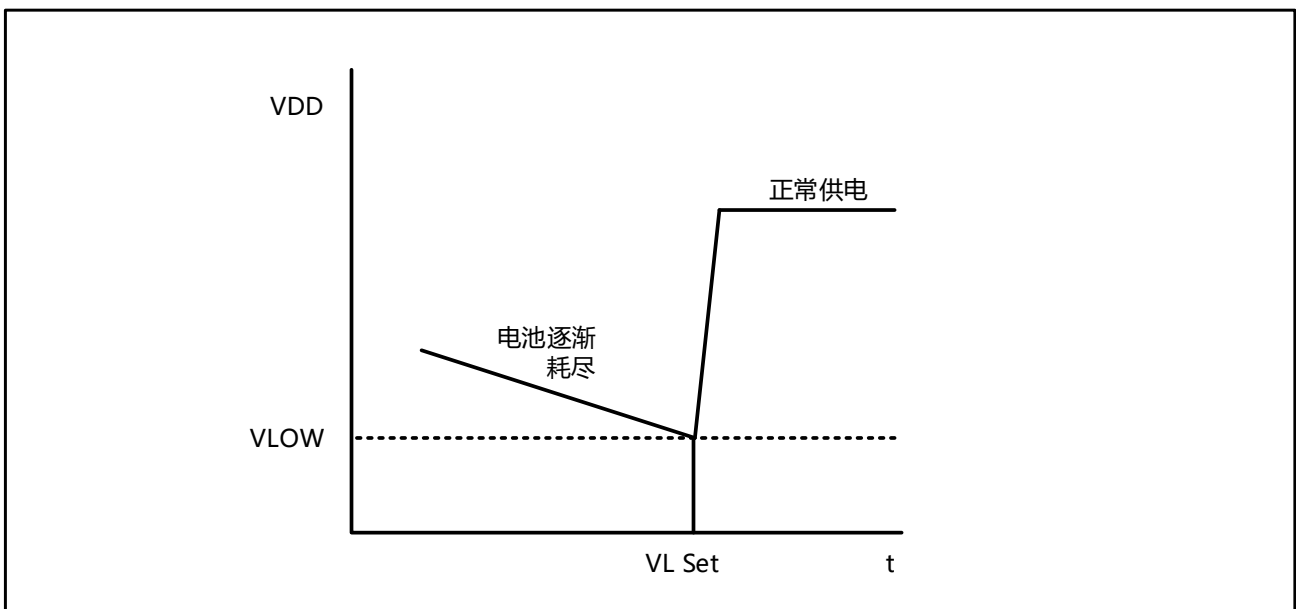
CLKOUT 引脚输出的方波可编程，这是通过设置 CLKOUT 频率寄存器（地址 0DH）实现的。CLKOUT 缺省输出 32.768KHz 的方波，频率可改为 1024Hz、32Hz 或 1Hz。CLKOUT 引脚为开漏输出，上电时有效，禁止时为高阻抗。

7.6 复位功能

BLX8563 内含复位电路。当振荡器停止工作时复位电路有效。复位期间，I2C 总线逻辑被初始化，所有寄存器和地址指针清 0，但其中的 VL、TD1、TD0、TESTC、AE 位被置位。

7.7 掉电检测和时钟监控功能

BLX8563 内部集成掉电检测模块，当 VDD 低于 Vlow 时，位 VL（Voltage Low）被置 1，用于指明可能产生不准确的时钟 / 日历信息，VL 标志位只可以用软件清除，不可以用软件设置。当 VDD 慢速降低（例如以电池供电）达到 Vlow 时，标志位 VL 被设置，这时可能会产生中断。



掉电检测

7.8 寄存器结构

地址	寄存器名称	初始值	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	控制/状态寄存器 1	0x08	TEST1	0	STOP	0	TESTC	0	0	0
01h	控制/状态寄存器 2	0x00	0	0	0	TI/TP	AF	TF	AIE	TIE
0Dh	CLKOUT 频率寄存器	0x80	FE	—	—	—	—	—	FD1	FD0
0Eh	定时器控制寄存器	0x03	FE	—	—	—	—	—	TD1	TD0
0Fh	定时器数值寄存器	0x00	定时器倒数计数数值							

1. 标明“—”的位未用。
2. 标明“0”的位位置 0。

寄存器概况

地址	寄存器名称	初始值	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
02h	秒钟	0x80	VL	00~59 BCD 码格式数						
03h	分钟	0x00	—	00~59 BCD 码格式数						
04h	小时	0x00	—	—	00~23 BCD 码格式数					
05h	日期	0x01	—	—	01~31 BCD 码格式数					
06h	星期	0x06	—	—	—	—	—	0-6		
07h	月份、世纪	0x01	C	—	—	01~12 BCD 码格式数				
08h	年份	0x00	00~99 BCD 码格式数							
09h	分钟报警	0x80	AE	00~59 BCD 码格式数						
0Ah	小时报警	0x80	AE	—	00~23 BCD 码格式数					
0Bh	日期报警	0x80	AE	—	01~31 BCD 码格式数					
0Ch	星期报警	0x80	AE	—	—	—	—	0-6		

1. 标明“—”的位未用
2. 标明“0”的位位置 0

BCD 格式寄存器概况

7.8.1 控制/状态寄存器 1

Bit	符号	描述
7	TEST1	TEST1=0: 普通模式 TEST1=1: EXT_CLK 测试模式
5	STOP	STOP=0: 芯片时钟运行 STOP=1: 所有芯片分频器异步置逻辑 0; 芯片时钟停止运行, (CLKOUT 在 32.768kHz 时可用)
3	TESTC	TESTC=0: 电源复位功能失效 (普通模式时置逻辑 0) TESTC=1: 电源复位功能有效

控制/状态寄存器 1 位描述 (地址 00H)

7.8.2 控制/状态寄存器 2

Bit	符号	描述
4	TI/TP	TI/TP=0: 当 TF 有效时, INT#有效(取决于 TIE 的状态) TI/TP=1: 当 TF 有效时, INT#脉冲有效(取决于 TIE 的状态) 注意: 若 AF 和 AIE 都有效时, 则 INT#一直有效
3	AF	报警器标志位: 当读取时: 0: 当前报警器未产生报警 1: 当前报警器产生报警 当写入时: 0: 当前报警器标志位将被清除 1: 当前报警器标志位保持不变
2	TF	定时器标志位: 当读取时: 0: 当前定时器未产生报警 1: 当前定时器产生报警 当写入时: 0: 当前定时器标志位将被清除 1: 当前定时器标志位保持不变
1	AIE	报警器 INT#中断输出功能 0: 不使能 1: 使能
0	TIE	定时器 INT#中断输出功能 0: 不使能 1: 使能

控制/状态寄存器 2 位描述 (地址 01H)

7.8.3 秒钟、分钟和小时寄存器

Bit	符号	描述
7	VL	VL=0: 保证准确的时钟/日历数据 VL=1: 不保证准确的时钟/日历数据
6-0	秒钟	BCD 格式的当前秒钟数值, 值为 00 ~ 59 例如: 1011001, 代表 59 秒

秒钟寄存器位描述 (地址 02H)

Bit	符号	描述
7	-	预留
6-0	分钟	BCD 格式的当前分钟数值, 值为 00 ~ 59 例如: 1011001, 代表 59 分

分钟寄存器位描述 (地址 03H)

Bit	符号	描述
7-6	-	预留
5-0	小时	BCD 格式的当前小时数值, 值为 00 ~ 23 例如: 011001, 代表 19 时

小时寄存器位描述 (地址 04H)

数值	BCD 码编码 (十位)			BCD 码编码 (个位)			
	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00	0	0	0	0	0	0	0
01	0	0	0	0	0	0	1
02	0	0	0	0	0	1	0
.....							
09	0	0	0	1	0	0	1
10	0	0	1	0	0	0	0
.....							
23	0	1	0	0	0	1	1
24	0	1	0	0	1	0	0
.....							
58	1	0	1	1	0	0	0
59	1	0	1	1	0	0	1

秒钟、分钟和小时寄存器的 BCD 格式编码

7.8.4 日期、星期、月份和年份寄存器

Bit	符号	描述
7-6	-	预留
5-0	日期	当前日期 (BCD 格式), 值为 01 ~ 31 若年计数器的值表示闰年时, 二月自动增加一天, 为 29 天

日期寄存器位描述 (地址 05H)

Bit	符号	描述
7-3	-	预留
2-0	星期	代表当前星期数 0~6

星期寄存器位描述 (地址 06H)

星期	值 (Bit[2:0])
星期日	0
星期一	1
星期二	2
星期三	3
星期四	4
星期五	5
星期六	6

星期与数值的对应关系也可由用户自行定义

星期分配表

Bit	符号	描述
7	C	世纪
6-5	-	预留
4-0	月份	当前月份 (BCD 格式), 值为 01~12

月份寄存器位描述 (地址 07H)

月份	值 (Bit[4:0])
一月	0x01
二月	0x02
三月	0x03
四月	0x04
五月	0x05
六月	0x06
七月	0x07
八月	0x08
九月	0x09
十月	0x10
十一月	0x11
十二月	0x12

月份分配表

Bit	符号	描述
7-0	年份	当前年份 (BCD 格式), 值为 00~99

年份寄存器位描述 (地址 08H)

7.8.5 报警寄存器

当一个或多个报警寄存器写入合法的分钟、小时、日或星期数值并且它们相应的 AE (Alarm Enable) 位为逻辑 0, 以及这些数值与当前的分钟、小时、日或星期数值相等, 标志位 AF (Alarm Flag) 被设置, AF 保存设置值直到被软件清除为止, AF 被清除后, 只有在时间增量与报警条件再次相匹配时才可再被设置。报警寄存器在它们相应位 AE 置为逻辑 1 时将被忽略。向报警寄存器写入非法值将导致不可预见的后果。

Bit	符号	描述
7	AE	0: 使能分钟报警 1: 禁止分钟报警
6-0	分钟	分钟报警数值 (BCD 格式), 值为 00~59

分钟寄存器位描述 (地址 09H)

Bit	符号	描述
7	AE	0: 使能小时报警 1: 禁止小时报警
6-0	小时	小时报警数值 (BCD 格式), 值为 00~59

小时寄存器位描述 (地址 0AH)

Bit	符号	描述
7	AE	0: 使能日期报警 1: 禁止日期报警
5-0	日期	日期报警数值 (BCD 格式), 值为 00~31

日期寄存器位描述 (地址 0BH)

Bit	符号	描述
7	AE	0: 使能星期报警 1: 禁止星期报警
5-0	星期	星期报警数值 (BCD 格式), 值为 0~6

星期寄存器位描述 (地址 0CH)

7.8.6 CLKOUT 频率寄存器

Bit	符号	描述
7	FE	0: 禁止 CLKOUT 输出, 将 CLKOUT 引脚设为高阻 1: 使能 CLKOUT 引脚输出, 输出频率由 FD1、FD0 位决定
1-0	FD1-FD0	控制 CLKOUT 引脚输出的方波频率。 FD[1:0]=00: 输出时钟频率 32768Hz (默认) FD[1:0]=01: 输出时钟频率 1024Hz FD[1:0]=10: 输出时钟频率 32Hz FD[1:0]=11: 输出时钟频率 1Hz

CLKOUT 频率寄存器位描述 (地址 0DH)

7.8.7 定时器功能寄存器

定时器寄存器 0FH 为 8 位自减（倒计时）定时器，由定时器控制寄存器 0EH 的 TE 位使能或禁止。定时器的时钟也由定时器控制器设置；其它定时器功能，如中断产生，则由控制/状态寄存器 2 控制。为了精确读出倒计数器的当前值，I2C 总线时钟 SCL 的频率应至少为所选定时器时钟频率的两倍。

Bit	符号	描述
7	TE	0: 禁止定时器功能 1: 使能定时器功能
1-0	TD1-TD0	定时器时钟频率选择位，决定倒计时定时器的源时钟频率。 TD[1:0]=00: 输出时钟频率 4096Hz TD[1:0]=01: 输出时钟频率 64Hz TD[1:0]=10: 输出时钟频率 1Hz TD[1:0]=11: 输出时钟频率 1/60Hz
无需定时器功能时 TD1 和 TD0 应设为 "11" (1/60Hz)，从而降低芯片功耗		

定时器功能寄存器位描述 (地址 0EH)

7.8.8 定时器数值寄存器

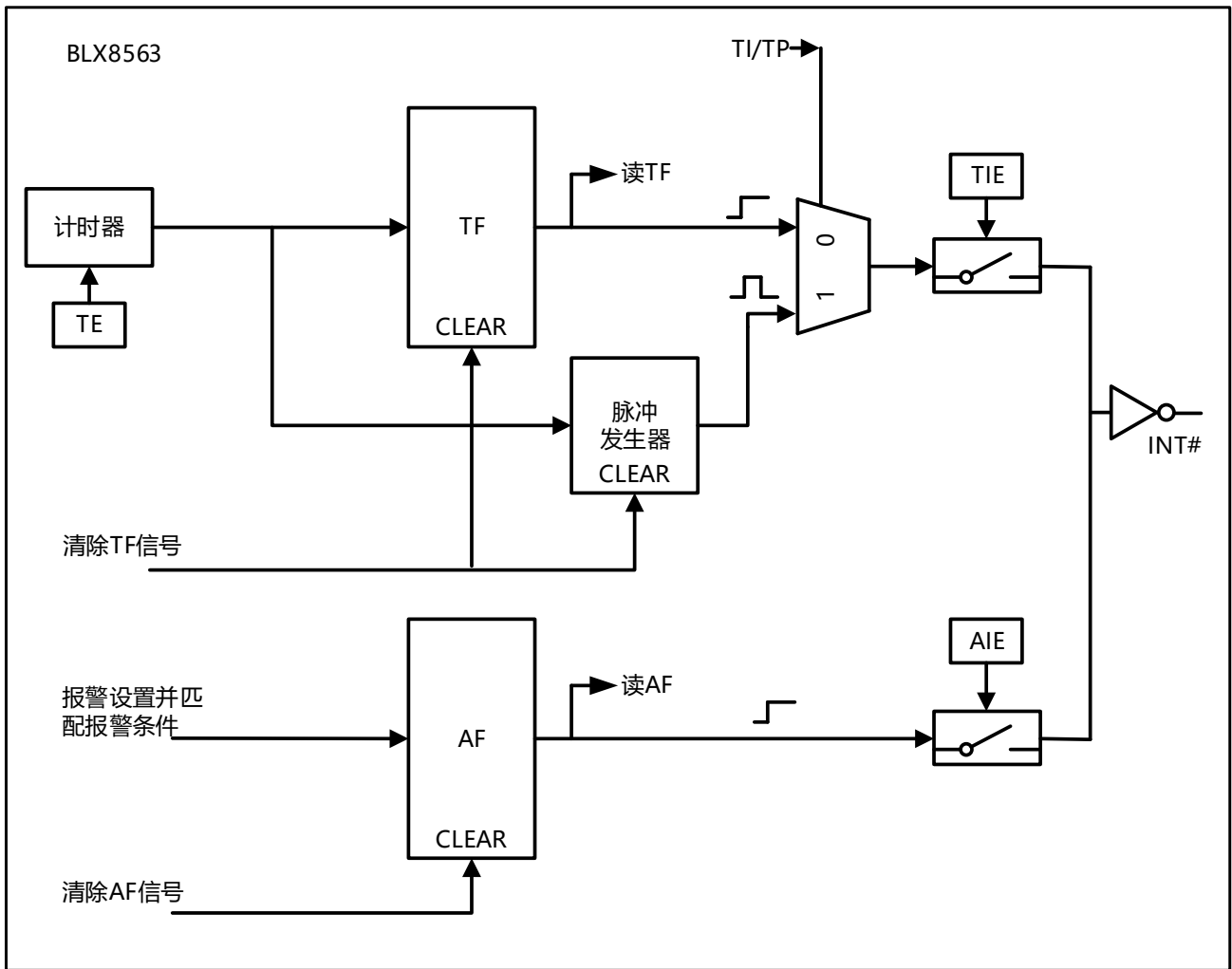
Bit	符号	描述
7-0	倒计时数值	倒计时数值 n，倒计时周期等于 "n/时钟频率"

定时器数值寄存器位描述 (地址 0FH)

7.9 中断输出

7.9.1 Bits TF 和 AF

中断发生时，AF 被置位为 1。同样，在计时器结束时，TF 也被设置为 1。AF 及 TF 比特位只能通过 I2C 接口清零。如果告警以及计时中断在应用中都需要，中断源由控制寄存器相关比特位决定。为避免一种中断标志被清零另一种中断标志时被误清零，在 I2C 写操作时，逻辑 AND 被执行。



中断功能模块图

7.9.2 Bits TIE 及 AIE

当 TF 或 AF 置 1 时，TIE 和 AIE 使能中断的产生。中断是 AIE 和 TIE 使能时，TF 或 AF 的逻辑 OR。当 TIE 及 AIE 禁止时，管脚 INT# 保持高阻。

7.9.3 定时器中断

递减计数器中断用内部时钟，取决于所选择的递减计数器时钟源及计数器值 n 。中断脉冲的宽度变化，见下表。

定时器源时钟频率 (Hz)	INT#周期	
	$n=1$	$n>1$
4096	1/8192	1/4096
64	1/128	1/64
1	1/64	1/64
1/60	1/64	1/64

1. TF 和 $INT\#$ 同时有效
2. n 为倒数计数定时器的数值，当 $n=0$ 时定时器停止工作

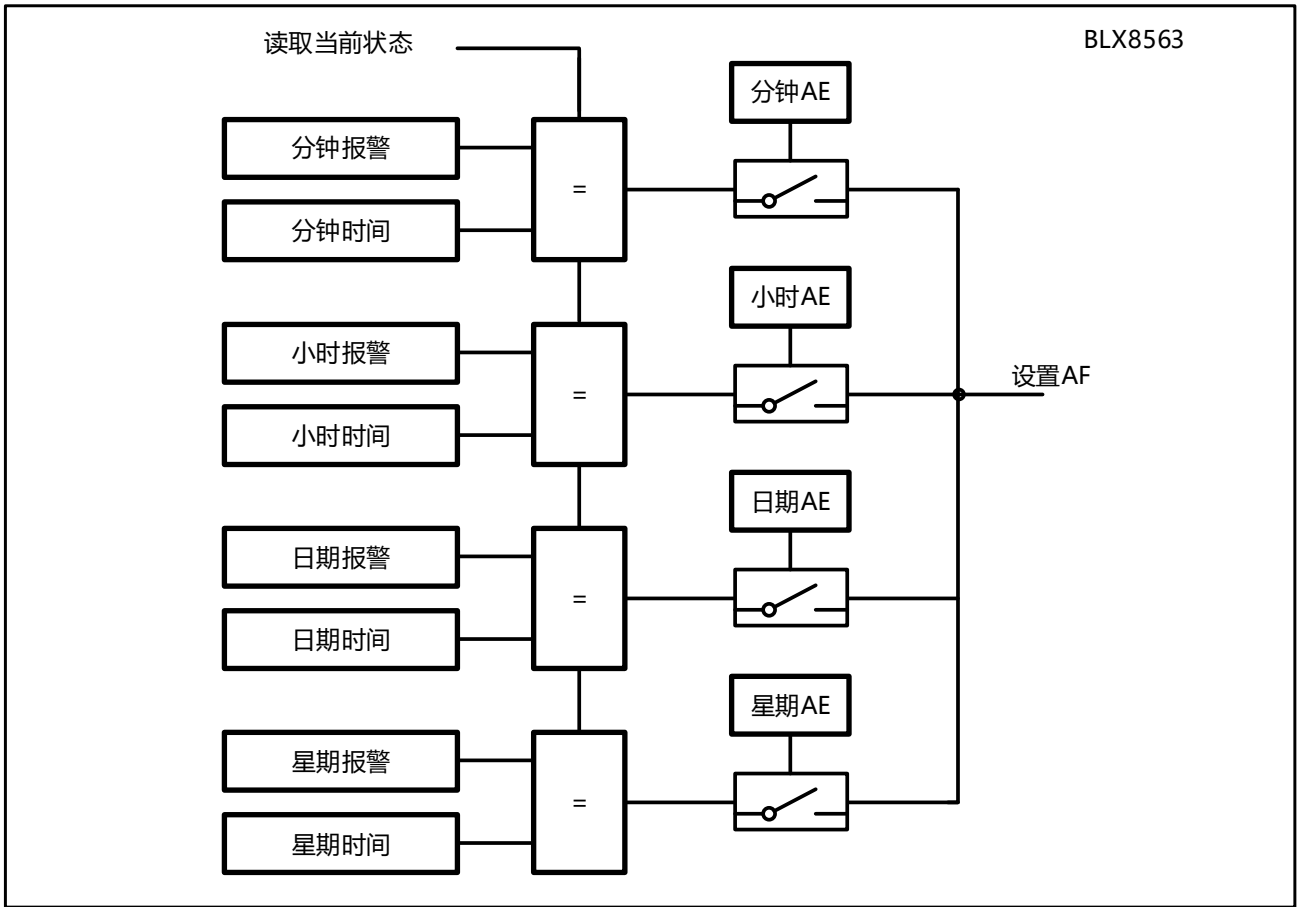
INT#脉冲 (Bit TI/TP=1)

7.10 报警标志

清除告警寄存器的一个或多个使能比特 (AE)，相应的告警状态激活。当告警发生时，AF 设置为 1。AF 被设置为 1 用来产生中断信号 (INT#)。AF 只能通过 I2C 接口清零。

寄存器 09~0CH 寄存器用来设置告警信息。当一个或多个寄存器 (分、小时、天或星期) 被设置，并且相应的 AE 设置为 0，告警时间与当前的分钟、小时、日期、星期比较。当所有的使能时间信息匹配时，告警状态 AF 设置为 1。

AIE 控制告警中断的产生。如果 AIE 使能，INT#管脚的功能由寄存器比特位 AF 决定。AF 将一直保持，直到通过 I2C 接口清零。一旦 AF 被清零，AF 将只能在告警条件再次发生时才再次被置位。AE 为 1 时，告警寄存器状态将被忽略。



报警功能模块图

7.11 EXT_CLK 测试模式

测试模式用于电路板上测试，这时可以创造测试条件、控制 RTC 的操作。要进入测试模式，请将控制/状态寄存器 1 的 TEST1 位置 1，这时 CLKOUT 引脚成为输入引脚。测试模式下，从 CLKOUT 引脚输入的信号将代替片内产生秒脉冲的 64Hz 信号，送入称为“预分频器”的 64 级分频器。

预分频器可以用 STOP 位设置到确定的状态。当 STOP 位置 1 时，预分频器复位清零。STOP 位置 0 后，预分频器方可工作。STOP 解除后经 32 个 CLKOUT 信号上升沿，产生第 1 个秒增量。之后每 64 个上升沿产生 1 个秒增量。

注意：加到 CLKOUT 引脚的信号脉宽应不少于 300ns，周期不少于 1000ns。EXT_CLK 测试模式的进入并不与片内 64Hz 时钟同步。所以进入测试模式时无法确定预分频器的状态。

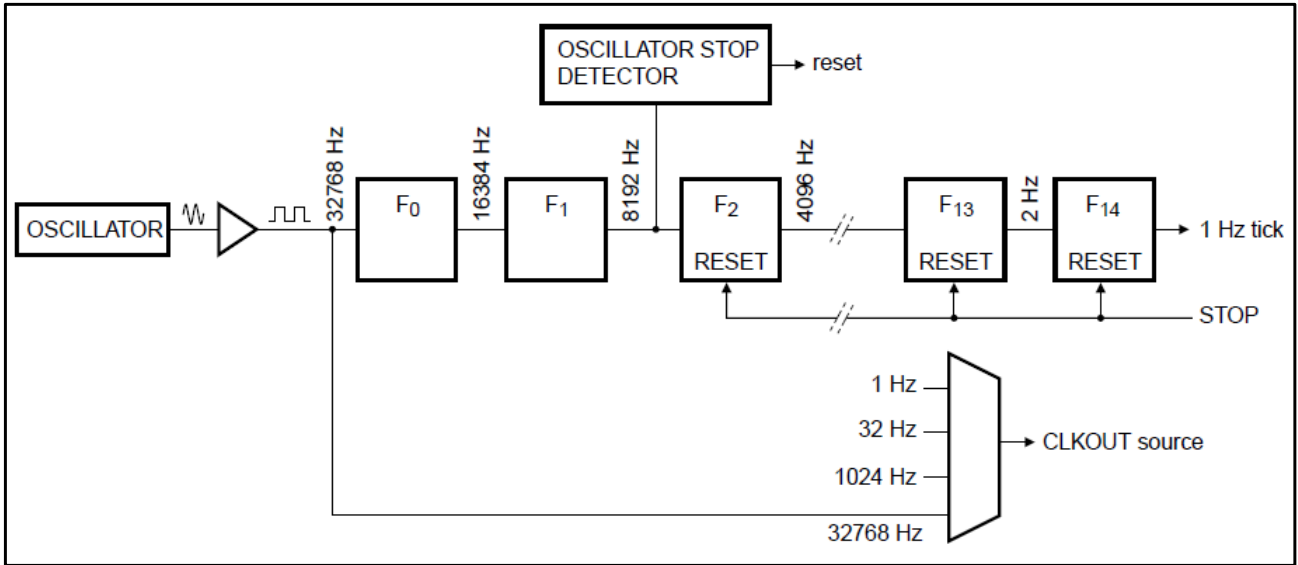
7.11.1 操作示例

1. 置位控制/状态寄存器 1 的 TEST1 位，进入 EXT_CLK 测试模式；
2. 置位控制/状态寄存器 1 的 STOP 位，以便复位预分频器；
3. 清除控制/状态寄存器 1 的 STOP 位，以便启动预分频器工作；
4. 根据需要，将寄存器（秒、分钟、小时、日、星期、月份/世纪、年份）设置为一定值；
5. 向 CLKOUT 引脚送入 32 个时钟脉冲；

6. 读时间寄存器，观察第一次变化；
7. 向 CLKOUT 引脚送入 64 个时钟脉冲；
8. 读时间寄存器，观察第二次变化。需要连续读时间寄存器的增量时，请重复步骤 7 和 8。

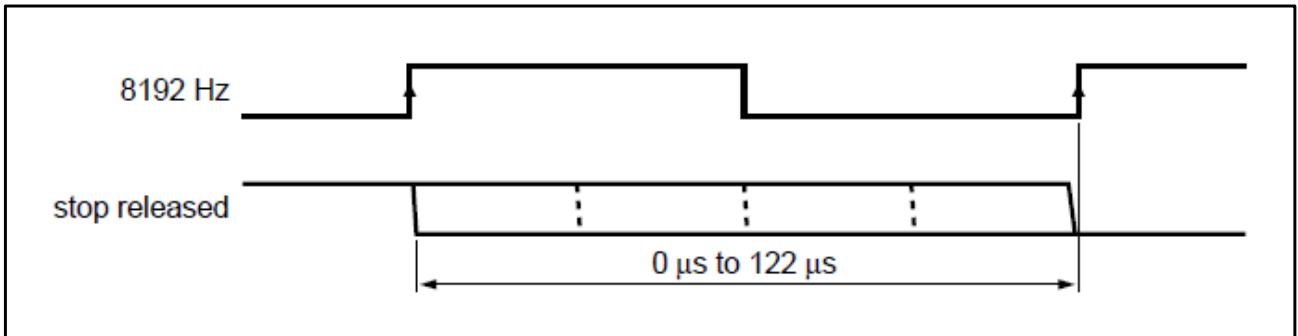
7.12 STOP 比特功能

STOP 控制比特的功能是允许时序电路的精确开始。STOP 比特将导致分频进位链的 F2~F14 处于复位状态，导致 1Hz 的分频信号不能产生。STOP 设置为 1 时，时序电路将被置位，不能正常计数。



STOP 位功能图

STOP 将不影响 CLKOUT 管脚的 32.768KHz 时钟输出，但是将停止 1.024KHz、32Hz 以及 1Hz 信号的产生。分频链上的 F0 及 F1 将不被复位。I2C 总线与晶体振荡电路异步，重启时序电路的精度介于 0 和 8.192KHz 周期间。



STOP 位清除时序图

Bit	Prescaler bits	^[1] 1 Hz tick	Time	Comment
STOP	F ₀ F ₁ -F ₂ to F ₁₄		hh:mm:ss	
Clock is running normally				
0	01-0 0001 1101 0100		12:45:12	prescaler counting normally
STOP bit is activated by user. F₀F₁ are not reset and values cannot be predicted externally				
1	XX-0 0000 0000 0000		12:45:12	prescaler is reset; time circuits are frozen
New time is set by user				
1	XX-0 0000 0000 0000		08:00:00	prescaler is reset; time circuits are frozen
STOP bit is released by user				
0	XX-0 0000 0000 0000		08:00:00	prescaler is now running
	XX-1 0000 0000 0000		08:00:00	-
	XX-0 1000 0000 0000		08:00:00	-
	XX-1 1000 0000 0000		08:00:00	-
	:		:	:
	11-1 1111 1111 1110		08:00:00	-
	00-0 0000 0000 0001		08:00:01	0 to 1 transition of F ₁₄ increments the time circuits
	10-0 0000 0000 0001		08:00:01	-
	:		:	:
	11-1 1111 1111 1111		08:00:01	-
	00-0 0000 0000 0000		08:00:01	-
	10-0 0000 0000 0000		08:00:01	-
	:		:	:
	11-1 1111 1111 1110		08:00:01	-
	00-0 0000 0000 0001		08:00:02	0 to 1 transition of F ₁₄ increments the time circuits

STOP 位清除后到第一次秒钟增加的电路描述

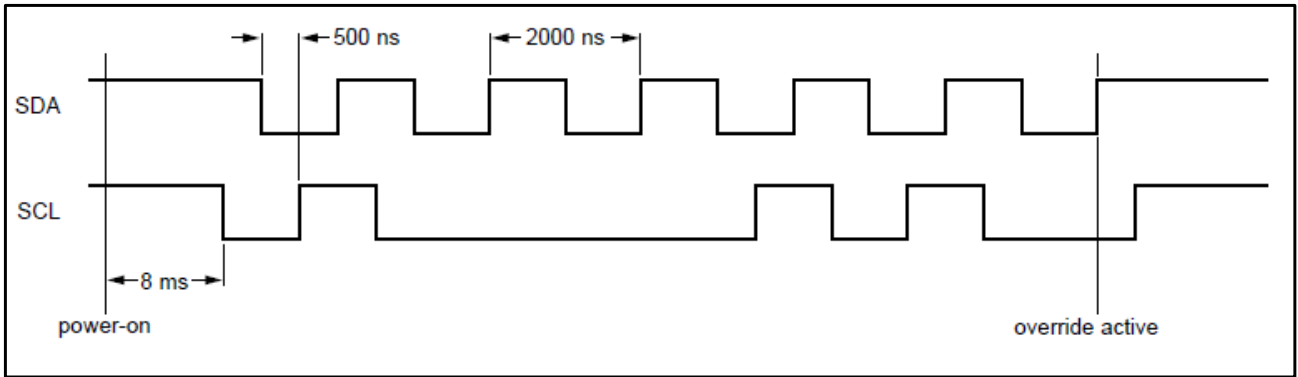
如上图所示，F₀ 的时钟源是 32.768KHz，STOP 比特被清零后，时序电路的重启时间介于 0.507813s 和 0.507935 之间。不确定的原因在于 F₀ 及 F₁ 没有被复位，以及 32KHz 时钟源的状态不确定。

7.13 复位

无论 BLX8563 内部晶体振荡电路是否起振，内部复位电路都在工作。复位状态时，I2C 不能正常通讯，I2C 电路逻辑电路都被初始化，包括地址指针。

7.13.1 POR 失效模式

电源复位 (Power-On Reset) 的持续时间与振荡器起振时间有直接关系。由于这些电路会有较长的起振时间，为了加速电路板上测试，芯片内置了禁止 POR 的机制。该模式要求 I2C 总线上 SDA 和 SCL，发送如下图所示的 Over Ride 信号波形，图中所有值均为所需的最少时间。一旦进入 POR 失效模式，芯片立即停止复位，正常工作，例如通过 I2C 总线的访问，进入 EXT_CLK 测试模式。将 TESTC 位清 0 可退出 POR 失效模式，再次进入该模式，只有通过再次发送 POR 失效模式波形置位 TESTC。正常模式下清除 TESTC 位没有意义，除非想阻止芯片进入 POR 失效模式。



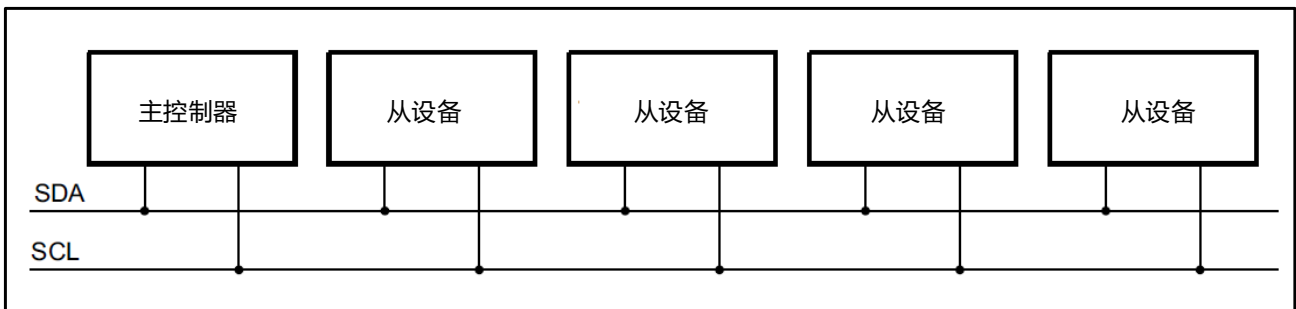
Over Ride 时序图

8. 串行接口

BLX8563 的串行接口采用 I2C 总线。

8.1 I2C 总线规范

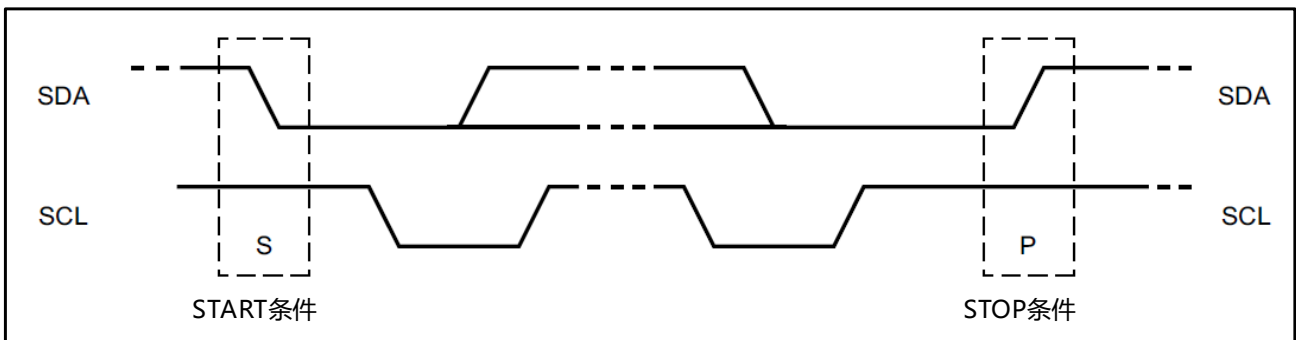
I2C 总线用 SDA 和 SCL 两条线在芯片之间传递信息。SDA 为串行数据线，SCL 为串行时钟线，两条线必须各用一个上拉电阻与正电源相连。I2C 总线上的某两个芯片只有在总线不忙时，才可传送数据。系统配置如下图所示，产生信号的设备是发送器，接收信号的设备是接收器；提供串行时钟且控制数据传送过程的设备是主设备，受控方是从设备，BLX8563 只能作为从设备。



I2C 总线系统配置图

8.2 Start 和 Stop 信号

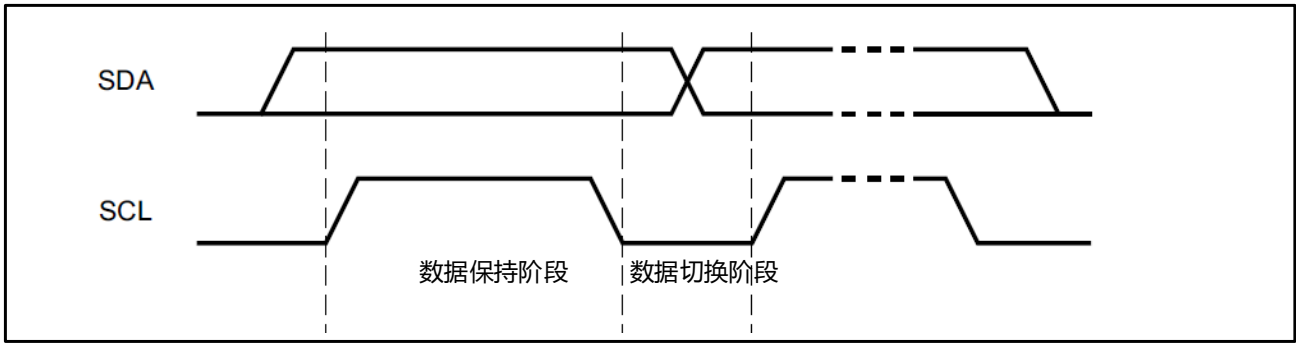
数据线 SDA 和时钟线 SCL 均保持高电平时，表明总线空闲，可以占用后传送数据。时钟处于高电平时，SDA 由高电平切换到低电平（下降沿）为“开始 (S)”，之后可开始数据传送过程；SDA 由低电平切换到高电平（上升沿）为“停止 (P)”，结束数据传送过程，如下图所示。释放总线后，总线可供其它设备使用。数据传送过程中若 STOP 或再次 START，可以开始新一轮数据传送过程。



Start 和 Stop 的定义波形

8.3 数据位信号

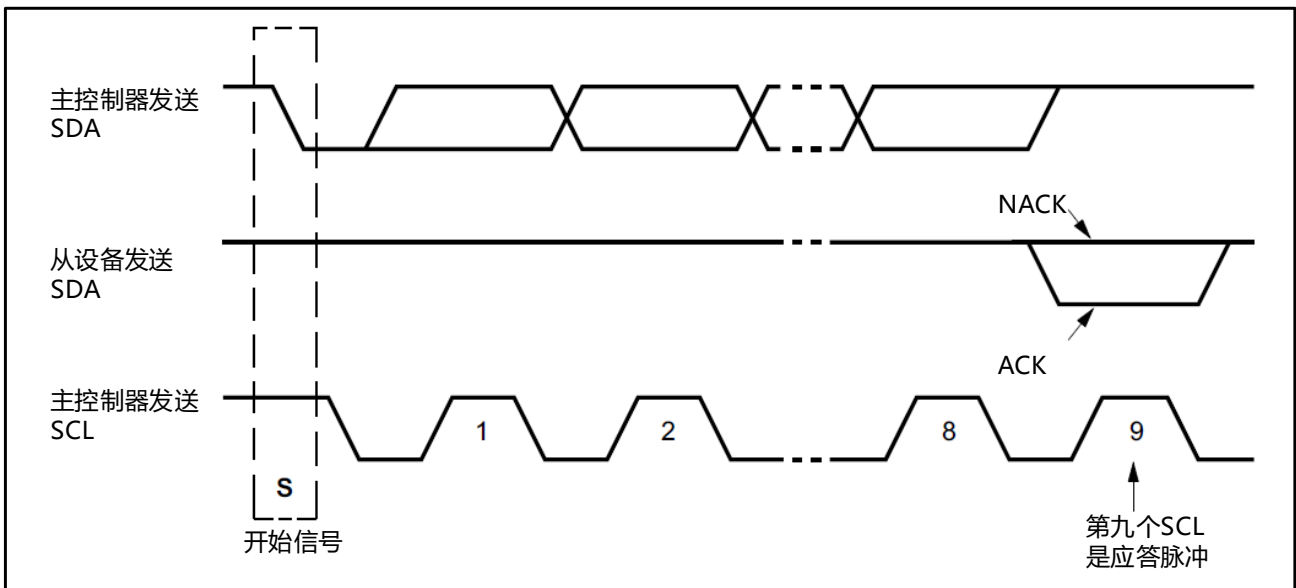
每个时钟脉冲期间传送一个数据位，数据以 8 位（即一个字节）为单位，采用高位先发的方式。SDA 线上的数据在时钟脉冲高电平时应保持恒定，否则会认为是前面提及的控制信号。



数据位的定义波形

8.4 应答信号

START 和 STOP 之间发送器传送给接收器的数据量没有限制。发送器每发送一个字节，由接收器通过标志位（第 9 位）响应，主设备必须为此位附加一个时钟脉冲。在标志位时钟脉冲出现前，接收器应将 SDA 线拉低并保持于低电平（应考虑起动和保持时间），之后释放 SDA 线，以便发送器能够继续发送数据。但若接收器为主设备，后者希望结束数据传送时，不拉低 SDA 线（也即不响应），而在下一个时钟低电平到来时拉低 SDA，之后在时钟高电平时将 SDA 置高，从而结束数据传送。



I2C 总线上的标志位

8.5 数据帧

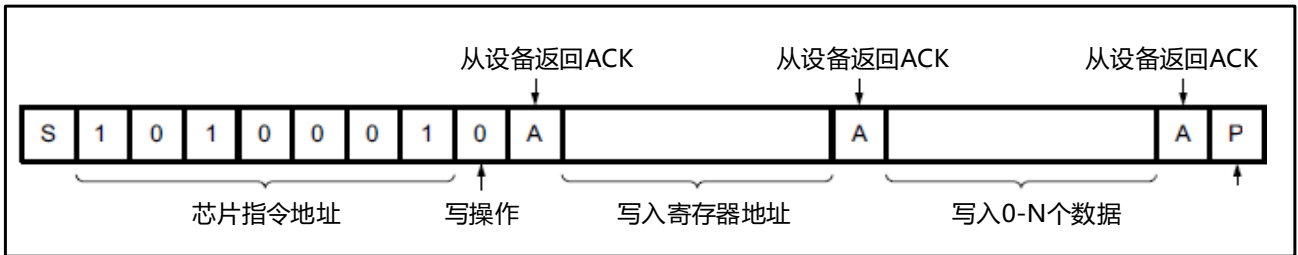
START 后，主设备发送的第一个字节为从设备的器件地址，它相当于片选信号，选择哪个从设备。对于 BLX8563，读地址为 A3H，写地址为 A2H。其中地址字节的 bit0，指出了本次要对从设备的操作。为 0 时向从设备写入数据，数据经 SDA 线从主设备传送至从设备；为 1 时，读取从设备的数据，数据经 SDA 线自从设备传送至主设备。

向 BLX8563 写数据时，START 后主设备发送的第二个字节用来指定寄存器地址，表示其中发送的数据要写入该地址及以后的地址。写入一个字节后，寄存器地址指针会自动加 1，所以不用单独指定某寄存器地址，即可连续向一些寄存器写数据。寄存器地址指针到达 0FH 后，若继续写数据，则寄存器地址指针回到 0，继续自

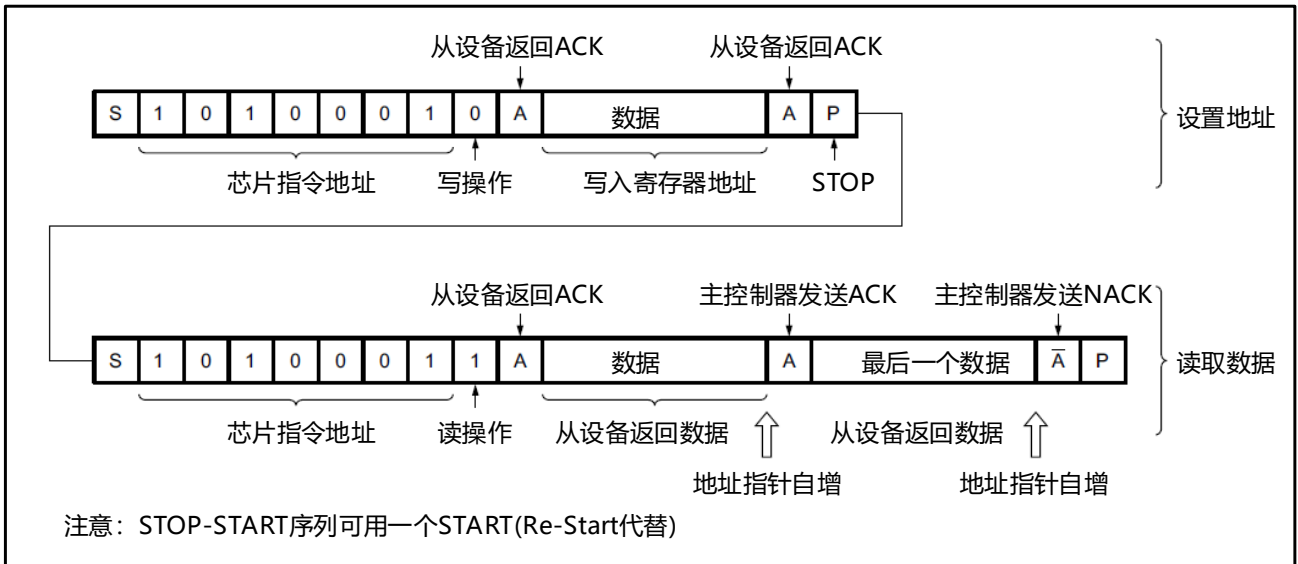
BLX8563 带 I2C 接口的实时时钟/日历芯片

动加 1。主设备每写入一个字节（包括指定器件地址的第一个字节），从设备都必须在第 9 位响应以 0。向 BLX8563 写数据时可以只设置地址指针，以供读操作使用。

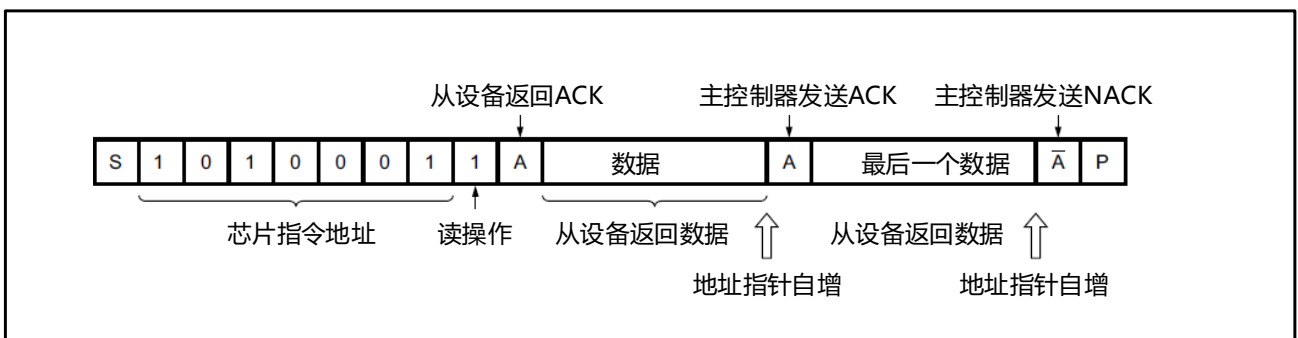
从 BLX8563 读数据时，START 后第二个字节即为 BLX8563 送来的数据。该数据为当前寄存器指针所指地址里的数据，之后每读出一个字节，寄存器地址指针会自动加 1，所以不用单独指定某寄存器地址，即可连续从一些寄存器读出数据。BLX8563 每送出一个字节数据，主设备要在第 9 位响应以 0。如果主设备收到某字节后欲 STOP，就不响应 0（而为 1），之后按规定时序 STOP。



写操作数据帧



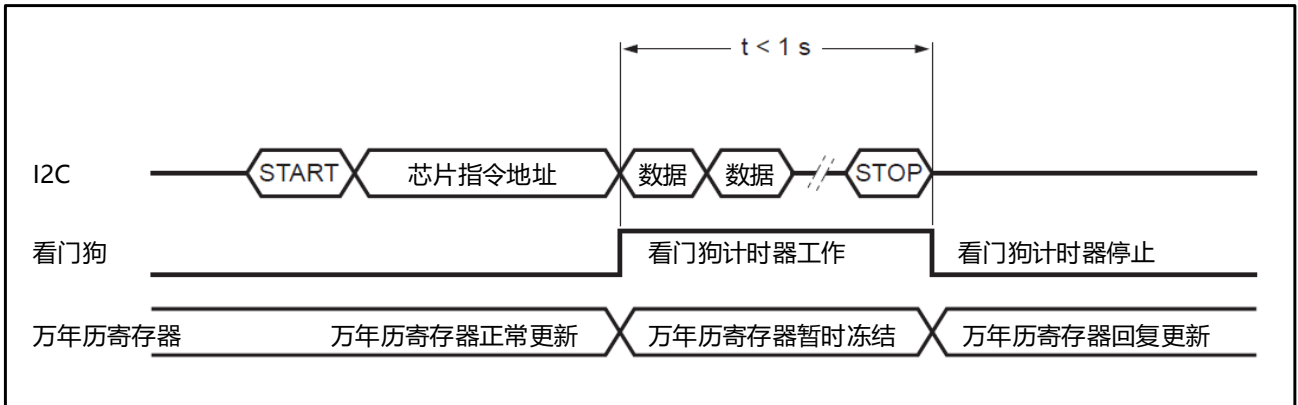
指定地址读操作数据帧



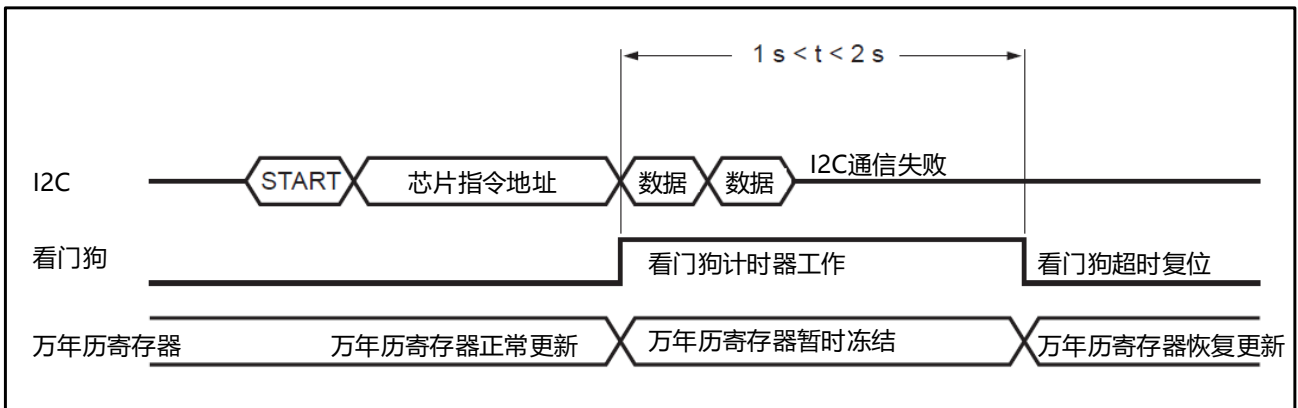
当前地址读操作数据帧

8.6 看门狗

在读、写寄存器操作期间，时间计数电路被冻结。为了防止芯片访问过程被锁定，同时 I2C 接口被占用的情况，BLX8563 具有内置的看门狗定时器。如果从传输有效的芯片地址开始，接口处于活动状态超过 1 秒钟，那么 BLX8563 将自动清空 I2C 接口逻辑，让计时电路继续计时。看门狗将在接收到有效的从地址后 1 秒到 2 秒之间触发。每次超过看门狗周期，时间计数器都会丢失 1 秒。



看门狗时序图 (看门狗正常)



看门狗时序图 (看门狗复位)

9. 参数指标

9.1 极限值

超出如下所列的极限值是，可能会对器件造成永久性损坏。

符号	描述	最小值	最大值	单位
V_{DD}	供电电压	-0.5	+6.5	V
I_{DD}	供电电流	-50	+50	mA
V_I	OSCI、SCL 和 SDA 输入引脚输入电压	-0.5	+6.5	V
V_O	CLKOUT、INT#引脚输出电压	-0.5	+6.5	V
I_I	所有输入口的直流输入电流	-10	+10	mA
I_O	所有输出口的直流输出电流	-10	+10	mA
P_{TOT}	总损耗功率	-	300	mW
T_{AMB}	工作温度	-40	+85	°C
T_{STG}	存储温度	-65	+150	°C

极限参数

9.2 直流电气特性

无特别指明时 $V_{DD}=1.1 \sim 5.5V$, $V_{SS}=0V$; $T_{AMB} = -40 \sim +85^{\circ}C$; $f_{OSC}=32.768KHz$.

符号	描述	条件	最小值	典型值	最大值	单位
电源						
V_{DD}	工作电压	I2C 总线无效 $T_{AMB} = 25^{\circ}C$	0.9 ⁽¹⁾	-	5.5	V
		I2C 总线有效, $f_{SCL}=400KHz$	1.1 ⁽¹⁾	-	5.5	V
	提供可靠的时钟/日历数据时的 工作电压	$T_{amb}=25^{\circ}C$	VLOW	-	5.5	V
I_{DD}	工作电流 (时钟输出关闭; 定时器时钟默认)	$f_{SCL}=0Hz, V_{DD}=5V$	-	1300	1800	nA
		$f_{SCL}=0Hz, V_{DD}=3V$	-	400	800	nA
		$f_{SCL}=0Hz, V_{DD}=2V$	-	300	700	nA
输入						
V_{IL}	低电平输入电压		VSS	-	$0.3 \cdot V_{DD}$	V
V_{IH}	高电平输入电压		$0.7 \cdot V_{DD}$	-	5.5	V
I_{LI}	输入漏电流	$V_I = V_{DD}$ 或 V_{SS}	-1	0	+1	μA
C_I	输入电容 ⁽²⁾		-	-	7	pF
输出						
$I_{OL}(SDA)$	低电平输出电流	$V_{OL}=0.4V; V_{DD}=5V$	3	-	-	mA
$I_{OL}(INT\#)$	低电平输出电流		1	-	-	mA
$I_{OL}(CLKOUT)$	低电平输出电流		1	-	-	mA
I_{LO}	输出漏电流	$V_O = V_{DD}$ 或 V_{SS}	-1	0	+1	μA
电压检测器						
V_{LOW}	掉电检测器	$T_{amb}=25^{\circ}C$	-	0.9	1.0	V
1. 加电时要使振荡器可靠起振, V_{DD} (加电时最小值) 应比正常工作时的最低 V_{DD} 高出 0.3V。 2. 基于样品测试。						

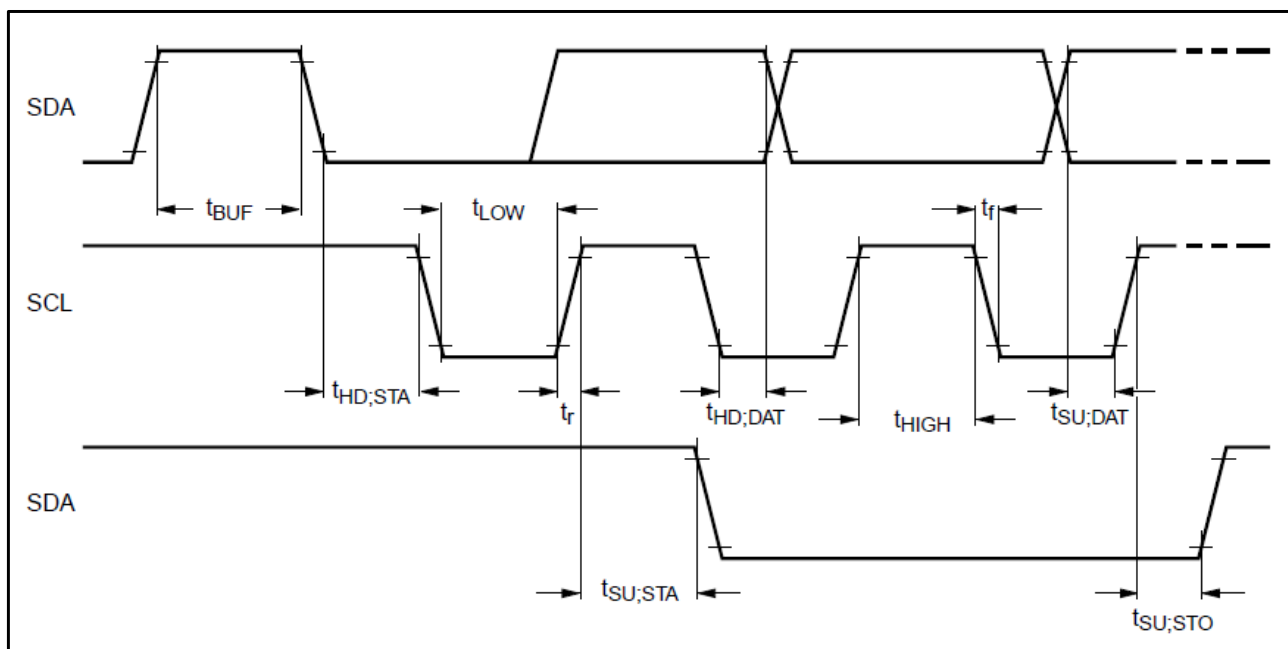
直流电气特性

9.3 交流电气特性

符号	描述	条件	最小值	典型值	最大值	单位
振荡器						
C_L	片上集成匹配电容	-		7		pF
$\Delta f_{osc}/f_{osc}$	振荡器稳定性	$\Delta V_{DD}=200mV; T_{AMB}=25^{\circ}C$	-	0.2	-	ppm
R_s	串连电阻	-	-	-	100	K Ω
CLKOUT 输出						
δ_{CLKOUT}	CLKOUT 功能因数	-	-	50	-	%
I2C 总线定时特性						
f_{SCL}	SCL 时钟频率	-	-	-	400	KHz
$t_{HD;STA}$	起动条件保持时间	-	0.6	-	-	μ S
$t_{SU;STA}$	重复起动条件的产生时间	-	0.6	-	-	μ S
t_{LOW}	SCL 低电平时间	-	1.3	-	-	μ S
t_{HIGH}	SCL 高电平时间	-	0.6	-	-	μ S
t_R	SCL 和 SDA 上升沿时间	-	-	-	0.3	μ S
t_F	SCL 和 SDA 下降沿时间	-	-	-	0.3	μ S
C_B	SD 总线负载电容	-	-	-	400	pF
$t_{SU;DAT}$	产生数据时间	-	100	-	-	nS
$t_{HD;DAT}$	保持数据时间	-	0	-	-	nS
$t_{SU;STO}$	停止条件发生时间	-	4.0	-	-	μ S
t_{SW}	可接受的总线尖峰宽度	-	-	-	50	nS
1. 若无特别说明, $f_{CLKOUT}=32.768KHz$ 。 2. 所有定时数值在操作电压范围内 (T_{AMB} 条件下) 有效。						

交流电气特性

9.4 I2C 总线定时波形时序

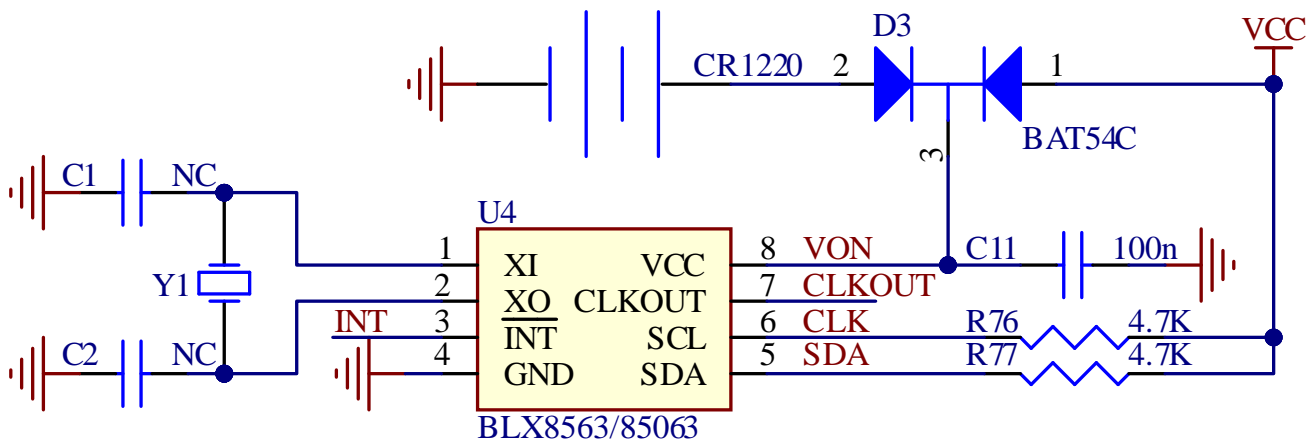


I2C 总线定时波形时序

10. 应用

下图为 BLX8563 的应用图示。SCL 和 SDA 两个引脚需要连接到控制器的 I2C 总线上。电池 BAT（图中标注 CR1220）作为后备电源，当 VDD 低于电池电压时，由电池向芯片供电。芯片的 OSCI/OSCO（图中标注 XI/XO）引脚建议预留接入电容（图中标注 C1/C2 位置）用以微调时钟频率。CLKOUT 和 INT 引脚，可以根据实际需要接入电路中，未使用保持悬空即可。

BLX8563 所在系统上电时，请确保 I2C 总线上的上拉电阻的电源的建立顺序，不早于 BLX8563 的供电电源，以确保系统正常工作。



应用示意图

10.1 晶振与负载电容的选择

BLX8563 的计时的精确度，取决于所使用的石英晶振的振荡频率的精度，是否无限接近于 32.768KHz。而晶振的振荡频率的精度，取决于晶振自身的精度 ppm，以及晶振 CL 与负载电容的匹配，微小的频率偏差日积月累后就会距标准时间越来越大。

1. 建议选择 ppm 小的晶振，对应的精度较高。
2. 建议在 PCB Layout 时，晶振引脚尽可能靠近芯片引脚，确保走线最少。
3. 建议选择 CL=7pF 的晶振。

BLX8563 内部 OSCI/OSCO 引脚，各集成了 7pF 的电容，封装等效寄生电容 6pF 左右，此时与 CL=7pF 的晶振在理论上最为匹配。BLX8563 第 7 脚为 CLKOUT 输出引脚，连接 4.7KΩ 上拉电阻，可测试 CLKOUT 输出时钟频率，即晶振的振荡频率，此时应该在 32.768KHz 左右。

4. 上述 3 情况时，如果输出时钟频率与 32.768KHz 偏差较大，则多为 PCB 板布局走线引起的寄生电容导致，可以通过电容微调，做时钟精度校准。

10.2 时钟精度的校准

晶振端接 3pF (CL=7pF 的晶振) 或 6pF (CL=12.5pF 的晶振) 的负载电容，CLKOUT 连接 4.7KΩ 上拉电阻，测试 CLKOUT 输出时钟频率，如果频率比 32.768KHz 快，则需要增大负载电容，如果频率比 32.768KHz 慢，则减小负载电容，直至输出标准的 32.768KHz 频率即可。

注意：直接测量晶振引脚时，应考虑到测试时所引入的电容误差，推荐测试 CLKOUT 代替晶振引脚。

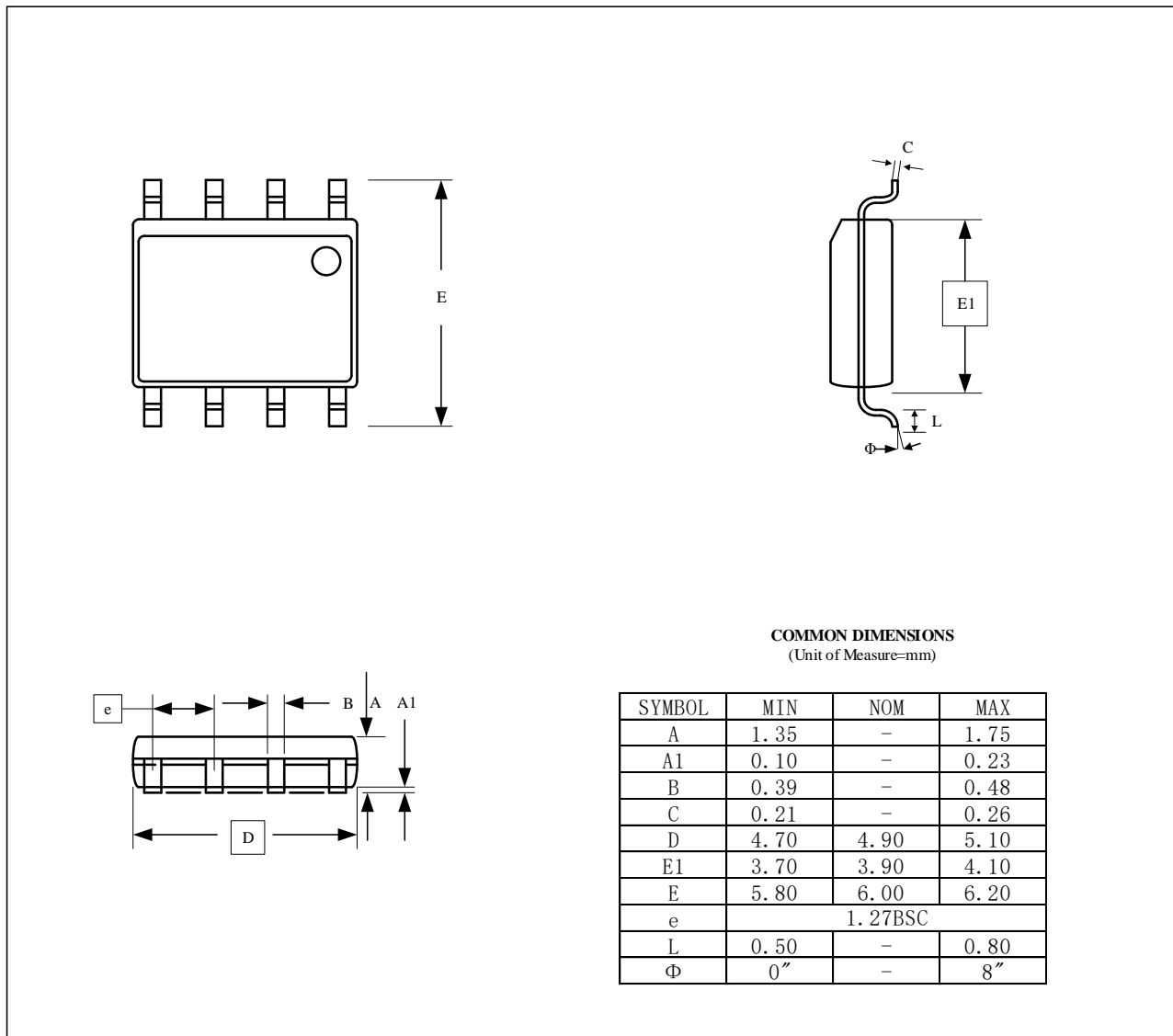
如果用户对时钟精度要求较高，推荐同系列 BLX85063 芯片，该芯片内部集成了 7pF/12.5pF 负载电容软件配置，除此之外，还有时钟数字校准功能、12h/24h 配置功能等等。

10.3 软件编程注意事项

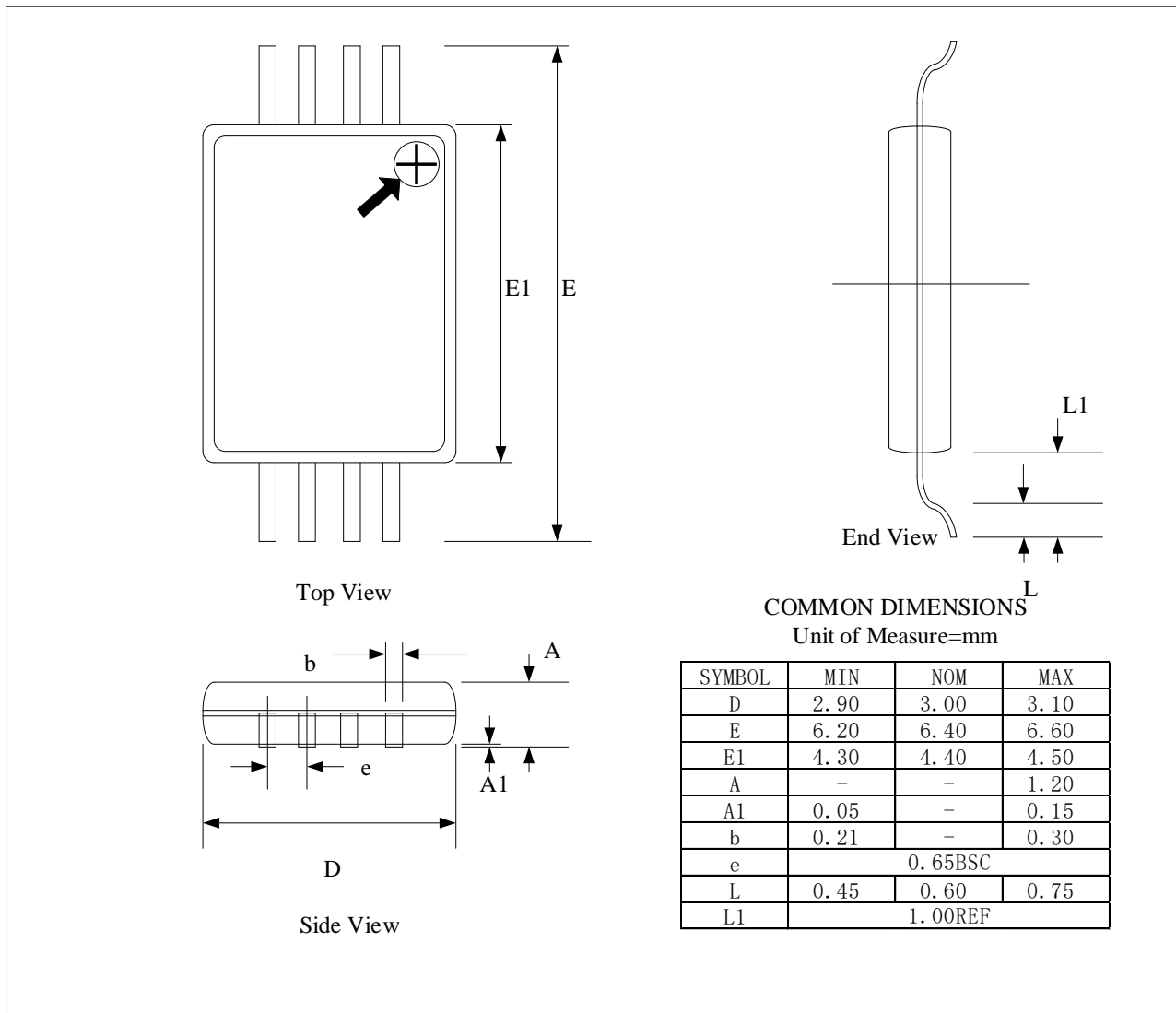
需要特别注意秒钟寄存器 02H 的最高位 VL 位。软件程序编写时，系统上电初始化需要特别注意，先读取 02H 寄存器 VL 的状态，如果 VL 为 1，表明 BLX8563 被掉过电，或者使用电池供电时，电池电量过低，此时，BLX8563 的寄存器的时间值不可靠，可能出现随机非法时间值。软件需要初始化 BLX8563 寄存器时间值，如果使用电池供电时，还需要更换电池。

11. 封装尺寸图

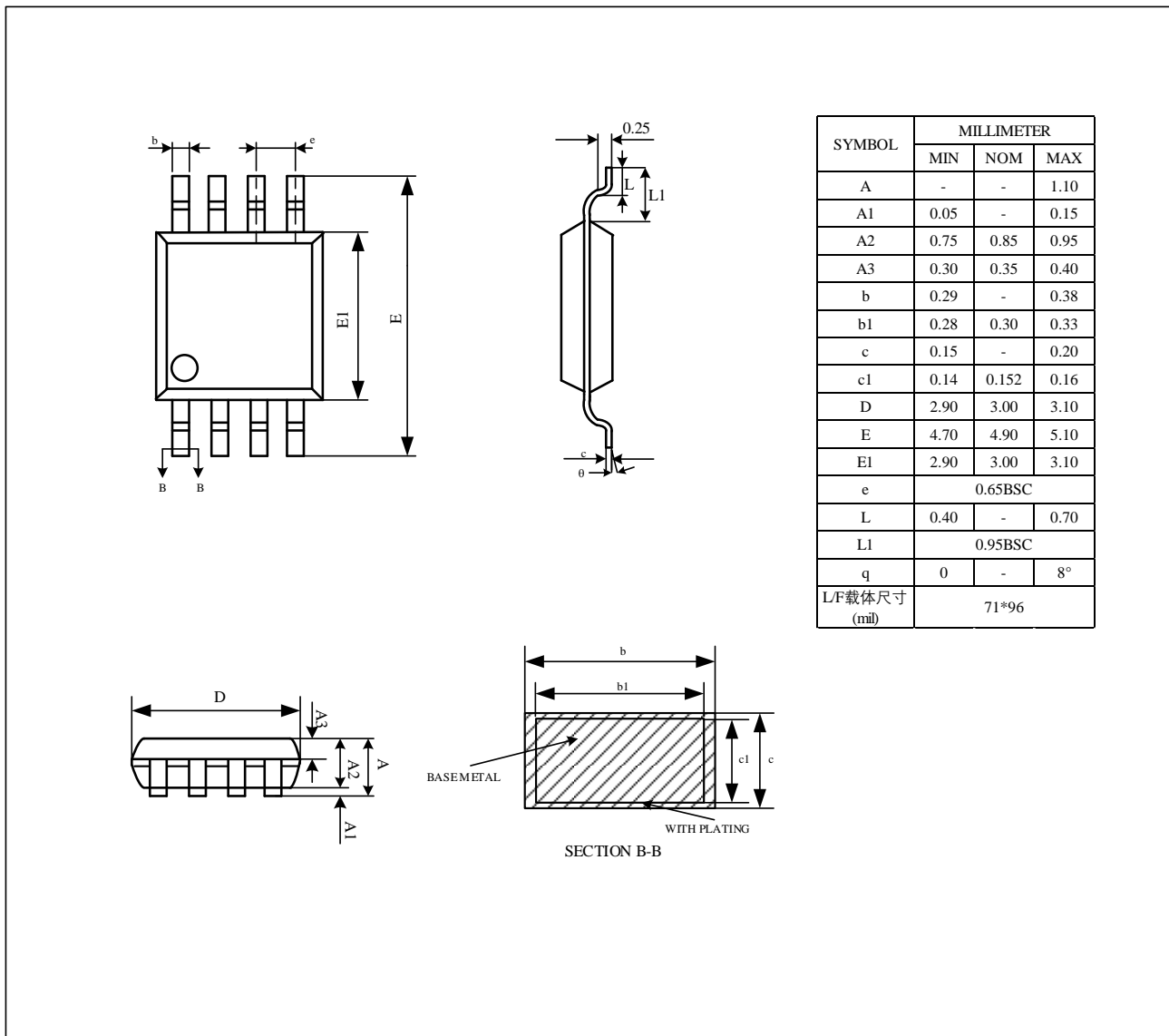
11.1 SOP8



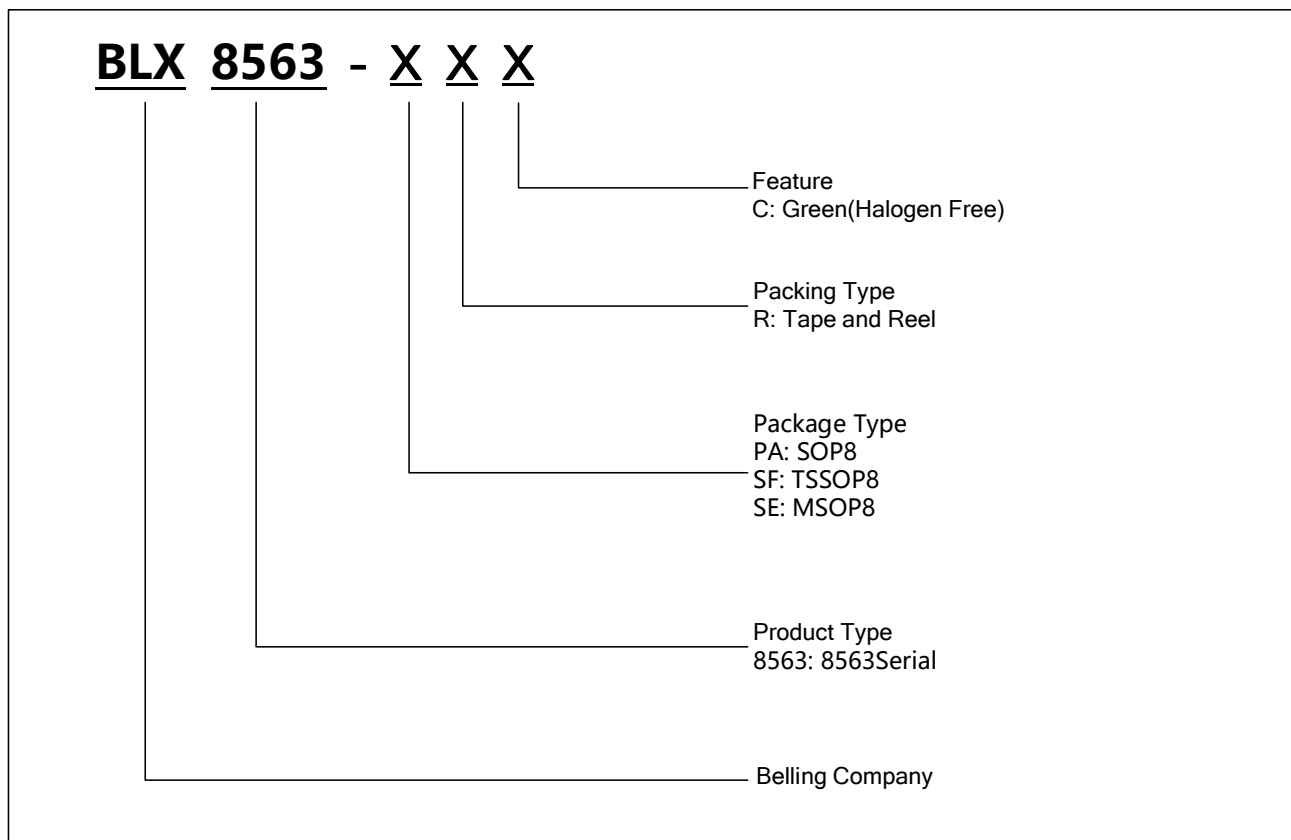
11.2 TSSOP8



11.3 MSOP8



12. 产品命名规则



Part Numbering

13. 丝印信息

SOP8/TSSOP8/MSOP8

BLX8563

SSSSS



SSSSS: 批号

14. 版本记录

版本号	描述	页码	日期
V1.0	初稿	所有	2023-03-01
V1.1	增加 MSOP8 封装	1,31,35,36	2023-03-09
V1.2	勘误, 删除 HVSON10/DFN2626 封装	1,4,32	2023-03-14
V1.3	修改描述	-	2023-08-02
V1.4	1. 细化晶振频率和微调校准章节的描述 2. 细化应用参考电路	3, 26, 28-29	2023-09-21